

Κεφάλαιο 5

Σύνοψη

Στο κεφάλαιο αυτό θα παρουσιαστεί ο σχεδιασμός των βασικών λογικών πυλών με διακριτά στοιχεία. Κατόπιν ακολουθούν πρακτικά κυκλώματα των λογικών πυλών NAND και NOR με τη χρήση διακριτών στοιχείων, η πύλη αποκλειστικής διάζευξης XOR, και η υλοποίηση των βασικών πυλών με DTL. Τα ολοκληρωμένα κυκλώματα βασικών λογικών κυκλωμάτων και ο σχεδιασμός τους με τεχνολογίες TTL, ECL, CMOS. Τέλος γίνεται αναφορά στην υλοποίηση των πυλών με τη νέα τεχνολογία των καρβονικών νανοσωληνών (CNTFET) και των memristors. Ακολουθούν οι κωδικοποιητές- αποκωδικοποιητές με διακριτά στοιχεία, και το κεφάλαιο ολοκληρώνεται με την παρουσίαση των πολυδονητών που είναι το βασικό στοιχείο για τη μελέτη των f - f .

Προαπαιτούμενη γνώση

Βασικές γνώσεις από τα βασικά ηλεκτρονικά, όπως η λειτουργία των διόδων, η γνώση των διπολικών τρανζίστορ και των τρανζίστορ επίδρασης πεδίου.

5. Κατασκευή πυλών με διακριτά στοιχεία

5.1. Εισαγωγή

Όλα τα λογικά κυκλώματα που εξετάσαμε μέχρι τώρα μελετήθηκαν με τη βοήθεια διακοπών, και χρησίμευσαν για την καλύτερη εμπέδωση της Άλγεβρας Boole. Τα σύγχρονα υπολογιστικά συστήματα κατασκευάζονται με ηλεκτρονικά λογικά κυκλώματα και διαθέτουν πολλά πλεονεκτήματα ως προς την ταχύτητα λειτουργίας, την αξιοπιστία και γενικότερα την απόδοσή τους. Τα ηλεκτρονικά κυκλώματα, που χρησιμοποιούνται για τη μελέτη και κατασκευή των ηλεκτρονικών υπολογιστικών συστημάτων, είναι διατάξεις που αποτελούνται κυρίως από ηλεκτρονικά εξαρτήματα ημιαγωγών, όπως κοινές διόδους, διόδους Zener, διπολικά τρανζίστορ (BJT), τρανζίστορ επίδρασης πεδίου (FET-Field Effect Transistor), ολοκληρωμένα κυκλώματα (IC's-Integrated Circuits) και τέλος την καινούργια τεχνολογία των memristors και των καρβονικών νανοσωληνών.

Σήμερα τα υπολογιστικά συστήματα κατασκευάζονται με ολοκληρωμένα κυκλώματα που αποτελούν την τελευταία λέξη της τεχνολογίας. Χαρακτηριστικό των κυκλωμάτων αυτών είναι η μεγάλη ταχύτητα λειτουργίας και ο μικρός όγκος των συστημάτων που αναπτύσσονται με αυτά. Η συνεχιζόμενη έρευνα στον τομέα των ηλεκτρονικών βελτιώνει συνεχώς τις επιδόσεις τόσο των εξαρτημάτων όσο και των υπολογιστικών συστημάτων γενικότερα.

5.2. Πρακτικά κυκλώματα πυλών OR και AND με τη χρήση διακριτών στοιχείων

Θα μελετήσουμε την κατασκευή πρακτικών κυκλωμάτων OR και AND με ηλεκτρονικά εξαρτήματα. Τόσο για τα κυκλώματα OR και AND, όσο και για όλα τα άλλα που θα εξετάσουμε στη συνέχεια, θα ισχύουν οι ίδιοι κανόνες ως προς τη χρησιμοποιούμενη λογική. Οι χρησιμοποιούμενες λογικές είναι δύο:

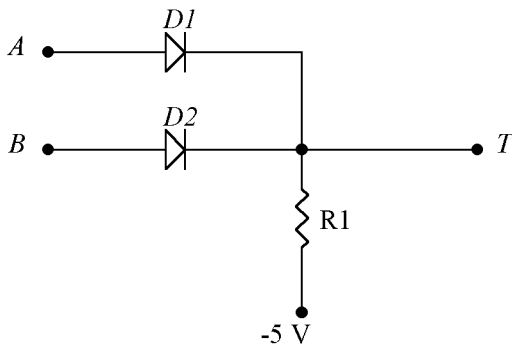
α) η **θετική λογική** και β) η **αρνητική λογική**. (Nashelsky, 1994; Δεληγιάννης, 2004; Katz, 2005; Wakerly, 2006; Κοσσίδης, & Γιαννακόπουλος 2006; Tocci, et al. 2010; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).

Κατά τη θετική λογική, αντιστοιχούμε στην τάση των 0 Volt τη λογική κατάσταση «0» και στην τάση των +V Volt, τη λογική κατάσταση «1». Δηλαδή κατά τη θετική λογική, η λογική κατάσταση «1» έχει μεγαλύτερο δυναμικό ως προς τη λογική κατάσταση «0». Αντίστροφα, κατά την αρνητική λογική, αντιστοιχούμε στη λογική κατάσταση «1» το δυναμικό 0 Volt και στη λογική κατάσταση «0» το δυναμικό +V Volt. Δηλαδή η τάση του λογικού «1» είναι μικρότερη της τάσης του λογικού «0».

Η ίδια αρχή ισχύει και για την περίπτωση όπου η τάση V είναι αρνητική. Η τάση 0 Volt αντιστοιχεί σε λογικό «1» και η τάση -V Volt σε λογικό «0» κατά τη θετική λογική, ενώ ισχύει το αντίστροφο για την περίπτωση της αρνητικής λογικής. Παρακάτω θα αναφέρουμε ορισμένα παραδείγματα κυκλωμάτων OR και AND.

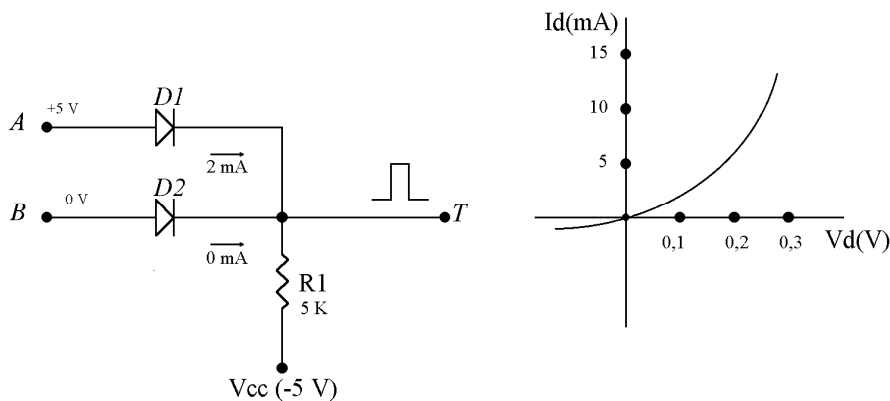
Στο Σχήμα 5-1 δίνεται πύλη OR κατασκευασμένη από ημιαγωγικές διόδους. Οι είσοδοι A, B μπορούν να παίρνουν την τιμή «1» ή «0» ανάλογα με τις εφαρμοζόμενες τάσεις. Χρησιμοποιώντας θετική λογική, το κύκλωμα εργάζεται ως εξής: Έστω ότι $A=B=0$ ($V=0$ Volt), τότε οι διόδοι θα πολωθούν κατά την ορθή φορά με αποτέλεσμα, λόγω της μικρής εσωτερικής αντίστασης που παρουσιάζουν, να μεταφέρουν την τάση εισό-

δου από τα σημεία A, B στην έξοδο, δηλαδή T=0. Για A=1 (V=+5 Volt) B=0 (V=0 Volt), ή και το αντίστροφο, η τάση στην έξοδο θα είναι +5 Volt, γιατί και πάλι οι δύο διόδους θα άγουν κατά τέτοιον τρόπο, ώστε να μεταφέρουν την τιμή «1» στην έξοδο. Δε χρειάζεται φυσικά να αναφέρουμε πως ίδια τάση θα έχουμε στην έξοδο, ακόμα και όταν οι δύο εισόδους έχουν ταυτόχρονα V=+5 Volt (A=B=1).



Σχήμα 5.1. Πύλη OR με διόδους

Στο σχήμα 5.2 μαζί με το παραπάνω ψηφιακό κύκλωμα βλέπουμε και τη γραφική παράσταση που περιγράφει τη σχέση μεταξύ της τάσης που επιβάλλεται στα άκρα της διόδου και του ρεύματος που τη διαρρέει. Με τις παρούσες τιμές των εξαρτημάτων, το ρεύμα που θα διέρχεται μέσα από την ορθά πολωμένη διόδο αλλά και μέσα από την αντίσταση R₁ θα είναι ίσο με 2 mA.



Σχήμα 5.2. Υπολογισμός ρευμάτων της πύλης OR

Ο πίνακας 5.1, που περιγράφει τη λειτουργία του κυκλώματος, παρατίθεται κατωτέρω και προκύπτει η λογική συνάρτηση: $T = \bar{A} \cdot B + A \cdot \bar{B} + A \cdot B = B + A \cdot \bar{B} = A + B$

Από τα παραπάνω προκύπτει ότι, χρησιμοποιώντας θετική λογική, το κύκλωμα συμπεριφέρεται σαν πύλη OR.

A	B	T
0 (+0 Volt)	0 (+0 Volt)	0 (+0 Volt)
0 (+0 Volt)	1 (+5 Volt)	1 (+5 Volt)
1 (+5 Volt)	0 (+0 Volt)	1 (+5 Volt)
1 (+5 Volt)	1 (+5 Volt)	1 (+5 Volt)

Πίνακας 5.1. Πίνακας αλήθειας του σχήματος 5.2 για θετική λογική

Αντίστροφα, εάν χρησιμοποιούσαμε αρνητική λογική, η λογική συνάρτηση στην περίπτωση αυτή θα ήταν η: $T = A \cdot B$. Από τα παραπάνω προκύπτει ότι, χρησιμοποιώντας αρνητική λογική, το κύκλωμα συμπεριφέρεται σαν πύλη AND. Ο πίνακας αλήθειας είναι ο πίνακας 5.2:

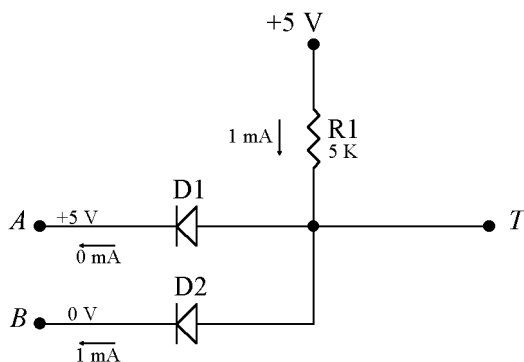
Στα κυκλώματα που αναφέραμε παραπάνω περιοριστήκαμε στη χρήση πυλών με το μικρότερο δυνατό αριθμό εισόδων. Θα μπορούσαμε, βεβαίως, να έχουμε χρησιμοποιήσει πύλες με περισσότερες εισόδους. Ένας εύκολος τρόπος, να επαυξήσουμε τις εισόδους των κυκλωμάτων αυτών, προϋποθέτει την προσθήκη πε-

ρισσότερων διόδων. Εφόσον οι διόδοι αυτές διεγείρονται με τις στάθμες, που ήδη αναφέραμε στο παράδειγμά μας, η λειτουργία τους θα είναι η ίδια.

A	B	T
0 (+5 Volt)	0 (+5 Volt)	0 (+5 Volt)
0 (+5 Volt)	1 (+0 Volt)	0 (+5 Volt)
1 (+0 Volt)	0 (+5 Volt)	0 (+5 Volt)
1 (+0 Volt)	1 (+0 Volt)	1 (+0 Volt)

Πίνακας 5.2. Πίνακας αλήθειας του σχήματος 5.1 για αρνητική λογική

Στο σχήμα 5.3 δίνεται πύλη AND δύο εισόδων, θετικής λογικής, κατασκευασμένη με τη βοήθεια δύο διόδων. Το κύκλωμα εργάζεται ως εξής: Εάν εφαρμόσουμε στις εισόδους A και B τις τιμές, που φαίνονται στο σχήμα 5.3, η διάδος D1 δεν άγει, σε αντίθεση με την D2 η οποία, επειδή είναι ορθά πολωμένη, μεταφέρει το δυναμικό του σημείου B στην έξοδο T. Αυτό σημαίνει ότι T=0. Σημειώστε ότι το ρεύμα που διαρρέει την αντίσταση των 5 KΩ, λόγω της αγωγιμότητας της διόδου D2, θα είναι ίσο με 1 mA περίπου.



Σχήμα 5.3. Πύλη AND με διόδους

Για τους υπόλοιπους συνδυασμούς τιμών στις εισόδους A και B θα έχουμε τον παρακάτω πίνακα 5.3.

A	B	T
0 (+0 Volt)	0 (+0 Volt)	0 (+0 Volt)
0 (+0 Volt)	1 (+5 Volt)	0 (+0 Volt)
1 (+5 Volt)	0 (+0 Volt)	0 (+0 Volt)
1 (+5 Volt)	1 (+5 Volt)	1 (+5 Volt)

Πίνακας 5.3. Πίνακας αλήθειας του σχήματος 5.3 για θετική λογική

Από αυτόν προκύπτει η συνάρτηση του λογικού AND δηλαδή : $T = AB$

Εάν χρησιμοποιήσουμε αρνητική λογική, το κύκλωμα του σχήματος 5.3 εργάζεται σαν πύλη OR. Η συμπεριφορά του τότε περιγράφεται αναλυτικά από τον παρακάτω πίνακα 5.4, στον οποίο συσχετίζονται πάλι οι τάσεις εισόδου και εξόδου του κυκλώματος.

Από τον πίνακα 5.4 προκύπτει η συνάρτηση: $T = A \cdot \bar{B} + \bar{A} \cdot B + A \cdot B = B + A \cdot \bar{B} = A + B$

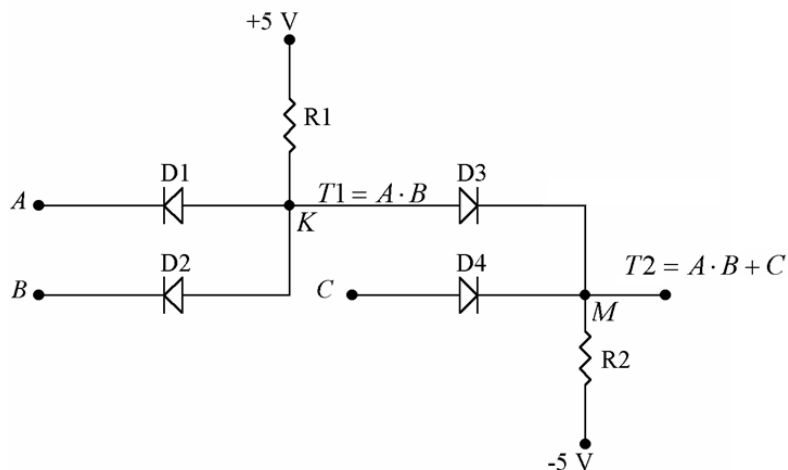
A	B	T
0 (+5 Volt)	0 (+5 Volt)	0 (+5 Volt)
0 (+5 Volt)	1 (+0 Volt)	1 (+0 Volt)
1 (+0 Volt)	0 (+5 Volt)	1 (+0 Volt)
1 (+0 Volt)	1 (+0 Volt)	1 (+0 Volt)

Πίνακας 5.4. Πίνακας αλήθειας του σχήματος 5.3 (για αρνητική λογική)

Κατά τη δημιουργία των λογικών κυκλωμάτων πολλές φορές απαιτούνται περισσότερα του ενός λογικά κυκλώματα, τα οποία είναι κατά κανόνα συνδεδεμένα το ένα μετά το άλλο σε διαδοχή. Στη συνέχεια θα δείξουμε ότι δεν είναι δυνατόν να χρησιμοποιήσουμε περισσότερα των δύο κυκλωμάτων συνδεδεμένα σε σειρά.

Στο σχήμα 5.4 δίνονται δύο πύλες θετικής λογικής: μία AND και μία OR. Η έξοδος της πύλης AND (σημείο K) οδηγείται σε μία από τις δύο εισόδους της πύλης OR. Η είσοδος C της πύλης OR είναι διαθέσιμη προς χρήση από οποιοδήποτε άλλο κύκλωμα.

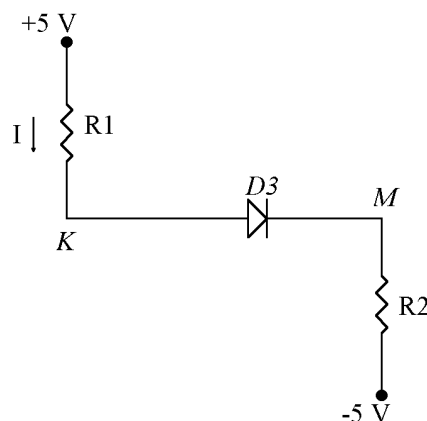
Όταν οι εισόδους A, B έχουν τιμή «0», η έξοδος T₁ έχει επίσης «0», οπότε η κατάσταση της εξόδου T₂ θα εξαρτάται τόσο από την τιμή της C, όσο και από αυτή της T₁. Σ' αυτήν την περίπτωση, οι διόδους D₁, D₂ άγουν κανονικά. Εάν τώρα στις εισόδους A και B επιβάλουμε την τιμή «1», η έξοδος T₁ θα ισούται με «1» δηλαδή θα ισχύει ότι V_K = +5V. Αυτό όμως δε συμβαίνει, διότι η τάση στο σημείο K εξαρτάται και από την τιμή της R₂.



Σχήμα 5.4. Πύλες AND, OR σε σειρά

Κάτω από αυτές τις προϋποθέσεις, το υπό εξέταση κύκλωμα θα είναι αυτό που παρουσιάζεται στο ισοδύναμο του σχήματος 5.5. Η τάση V_K θα ισούται, επομένως, με:

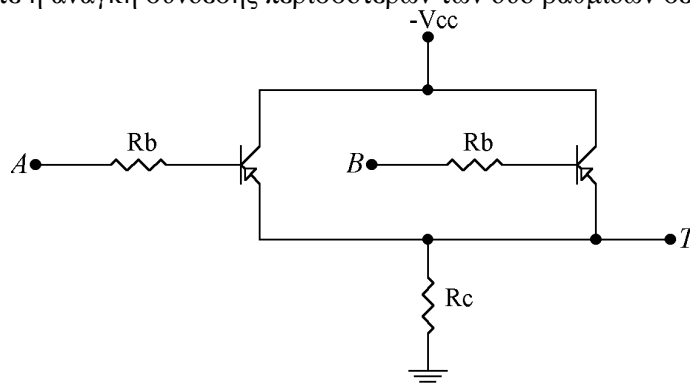
$$V_K = I \cdot R_2 - 5 = \frac{10}{R_1 + R_2} \cdot R_2 - 5 \quad (5-1)$$



Σχήμα 5.5. Κύκλωμα για τον υπολογισμό των επί μέρους τάσεων

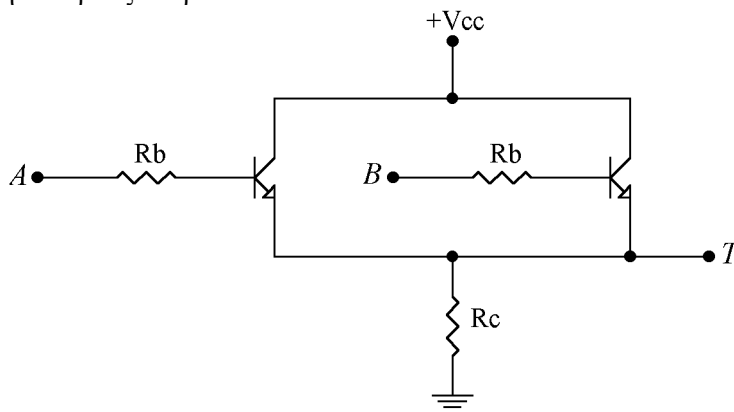
Από τον παραπάνω τύπο φαίνεται ότι, εάν θέλουμε η V_K να έχει τιμή της τάξης των +5V, θα πρέπει να επιλέξουμε την R₂ ώστε να είναι κατά πολύ μεγαλύτερη της R₁. Η αντίσταση της διόδου D₃ θεωρείται πολύ μικρή ως προς τις R₁, R₂, οπότε η επίδρασή της είναι αμελητέα. Η τιμή της R₂ δε μπορεί να γίνει απεριόριστα μεγάλη, γιατί επιδρά στη συχνότητα λειτουργίας του κυκλώματος. Εάν τοποθετούσαμε μία τρίτη βαθμίδα σε διαδοχή, θα έπρεπε η R₃ >> R₂ κ.ο.κ.

Δεδομένου ότι κάθε κύκλωμα AND ή OR μπορεί να έχει πολύ περισσότερες από δύο εισόδους, δεν παρουσιάζεται σχεδόν ποτέ η ανάγκη σύνδεσης περισσότερων των δύο βαθμίδων σε διαδοχή.



Σχήμα 5.6. Πύλη AND με διπολικά τρανζίστορ

Στα σχήματα 5.6 και 5.7 δίνονται αντίστοιχα πύλες AND και OR θετικής λογικής κατασκευασμένες με τρανζίστορ. Στο σχήμα 5.6 τα χρησιμοποιούμενα τρανζίστορ είναι τύπου PNP, σε αντίθεση με το σχήμα 5.7 όπου χρησιμοποιήθηκαν τρανζίστορ τύπου NPN.



Σχήμα 5.7. Πύλη OR με διπολικά τρανζίστορ NPN

Η λειτουργία των κυκλωμάτων είναι απλή και στηρίζεται στην αγωγιμότητα των τρανζίστορ.

Προτείνεται στον αναγνώστη να κατασκευάσει τους πίνακες αλήθειας των παραπάνω πυλών. Αξίζει να παρατηρήσετε ότι, χρησιμοποιώντας τρανζίστορ PNP ή NPN, οι αντίστοιχες πύλες λογικής είναι συμπληρωματικές.

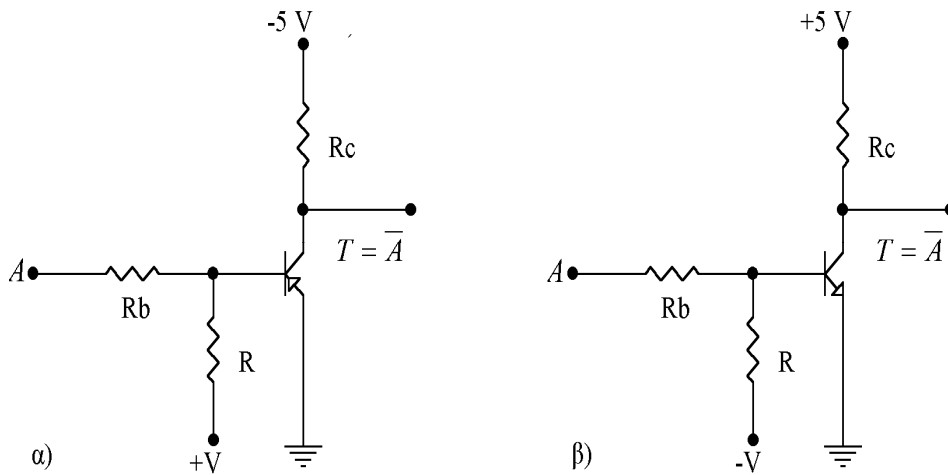
5.3. Πρακτικά κυκλώματα πυλών NOT

Τα σχήματα 5.8 α, β παριστάνουν κυκλώματα πυλών NOT κατασκευασμένων με τρανζίστορ PNP και NPN. Τα δύο κυκλώματα είναι όμοια, αλλά διαφέρουν ως προς την πολικότητα των τάσεων που τροφοδοτούνται.

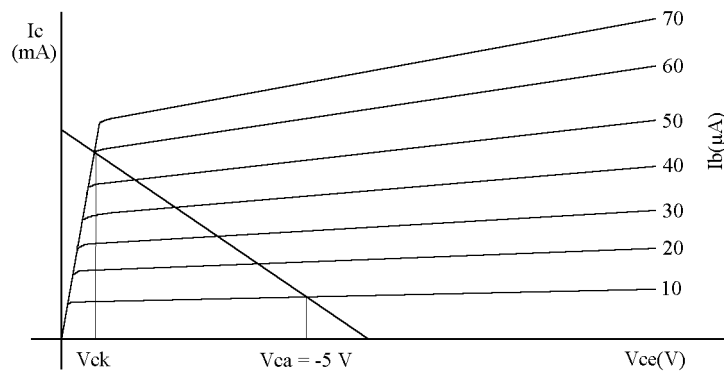
Η λειτουργία του τρανζίστορ σαν πύλη NOT στηρίζεται στη μεταγωγή του από την κατάσταση αποκοπής στην κατάσταση αγωγιμότητας, καθώς το σήμα εισόδου που το διεγείρει αλλάζει λογική στάθμη. Οι αντιστάσεις στη βάση του τρανζίστορ έχουν σαν σκοπό να μετατρέπουν την τάση εισόδου σε ρεύμα βάσης, ενώ η αντίσταση του συλλέκτη του να μετατρέπει το ρεύμα συλλέκτη σε τάση εξόδου.

Χρησιμοποιώντας τις χαρακτηριστικές του τρανζίστορ PNP (Σχήμα 5.9), που είναι σε διάταξη κοινού εκπομπού, μπορούμε εύκολα να καθορίσουμε τις δύο παραπάνω καταστάσεις. Αυτό γίνεται εύκολα, χαράσσοντας την ευθεία φόρτου του κυκλώματος του σχήματος 5.8α (ανάλογα ισχύουν και για το σχήμα 5.8β).

Οι τάσεις V_{ck} και V_{ca} αναπτύσσονται μεταξύ συλλέκτη και γης και αντιπροσωπεύουν τις καταστάσεις λειτουργίας του τρανζίστορ σε κόρο και σε αποκοπή. Όπως φαίνεται από τις χαρακτηριστικές, η τάση κόρου είναι της τάξης των δεκάτων του Volt, σε αντίθεση με την τάση αποκοπής η οποία προσεγγίζει την τάση τροφοδοσίας. (Nashelsky, 1994; Κοσσιδάς 1996; Δεληγιάννης, 2004; Katz, 2005; Wakerly, 2006; Tocci, et al. 2010; Mano, & Ciletti, 2014).



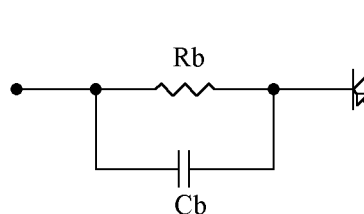
Σχήμα 5.8. Πύλη NOT με PNP (α) και NPN (β)



Σχήμα 5.9. Σημεία λειτουργίας πύλης NOT (σχήματος 5.8α)

Κατά συνέπεια, οι δύο τιμές V_{ck} και V_{ca} απέχουν αισθητά μεταξύ τους, οπότε δεν υπάρχει ποτέ περίπτωση σύγχυσης. Κατά τη λειτουργία ενός τρανζίστορ κάτω από αυτές τις συνθήκες, ο χρόνος εναλλαγής από τη μία κατάσταση στην άλλη είναι πολύ μικρός, ώστε να μπορούμε να πούμε ότι το τρανζίστορ βρίσκεται σε μια από τις δύο καταστάσεις, ανάλογα με το σήμα που εφαρμόζεται στην είσοδο.

Για να ελαττώσουμε ακόμα περισσότερο το χρόνο εναλλαγής, τοποθετούμε παράλληλα με την R_b μια χωρητικότητα τιμής C_b (Σχήμα 5.10) έτσι ώστε αυτή να παρέχει το επιπλέον ρεύμα βάσης τις στιγμές των εναλλαγών. Το μειονέκτημα αυτής της μεθόδου είναι ότι έχουμε σαν συνέπεια μία μικρή αύξηση της τάσης θορύβου στο κύκλωμα, η οποία όμως μπορεί να θεωρηθεί αμελητέα σε σχέση με την αύξηση της ταχύτητας που πετυχαίνουμε.



Σχήμα 5.10. Κύκλωμα ελάττωσης του χρόνου εναλλαγής

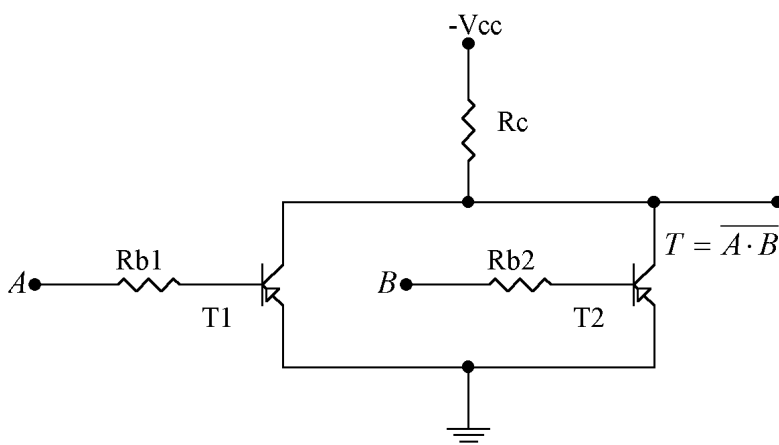
A (Είσοδος)	T (Εξοδος)
0 (-5 Volt)	1 (+0 Volt)
1 (+0 Volt)	0 (-5 Volt)

Πίνακας 5.5. Πύλη NOT θετικής λογικής

Στον πίνακα 5.5 δίνεται ο πίνακας αλήθειας της πύλης NOT θετικής λογικής του σχήματος 5.8α. Η τιμή της αντίστασης R_b είναι τέτοια, ώστε το αντίστοιχο ρεύμα εισόδου να ελέγχει εύκολα το τρανζίστορ, ακόμα και με μικρές τιμές της τάσης εισόδου.

5.4. Πρακτικά κυκλώματα πυλών NAND, NOR

Στο Σχήμα 5.11α δίνεται πύλη NAND με τρανζίστορ PNP θετικής λογικής, τεχνολογίας RTL (Resistor Transistor Logic). Το κύκλωμα αυτό αποτελείται από δύο κυκλώματα NOT, συνδεδεμένα μεταξύ τους με τέτοιο τρόπο, ώστε να έχουν κοινή αντίσταση φορτίου. Πράγματι, όταν το δυναμικό που εφαρμόζεται στις βάσεις των τρανζίστορ είναι θετικό, τότε και τα δύο τρανζίστορ είναι σε αποκοπή και η τιμή της τάσης εξόδου είναι ίση με την τιμή της τάσης τροφοδοσίας. (Nelson, 1995; Κοσσιδάς 1996; Δεληγιάννης, 2004; Wakerly, 2006; Tocci, et al., 2010; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).



Σχήμα 5.11α. Πύλη NAND με τρανζίστορ τύπου PNP

Ακολουθεί ο πίνακας αλήθειας του κυκλώματος (πίνακας 5.6):

A	B	T
0 (-V Volt)	0 (-V Volt)	1 (+0 Volt)
0 (-V Volt)	1 (+0 Volt)	1 (+0 Volt)
1 (+0 Volt)	0 (-V Volt)	1 (+0 Volt)
1 (+0 Volt)	1 (+0 Volt)	0 (-V Volt)

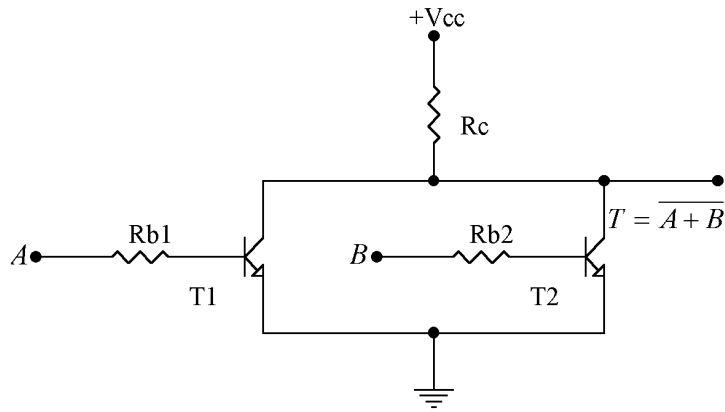
Πίνακας 5.6. Πίνακας αλήθειας πύλης NAND θετικής λογικής

Η λογική συνάρτηση που προκύπτει είναι η εξής:

$$T = \overline{A} \cdot \overline{B} + \overline{A} \cdot B + A \cdot \overline{B} = \overline{A} + A \cdot \overline{B} = \overline{A} + B = \overline{A \cdot B}$$

Εάν συνδέσουμε με τον ίδιο τρόπο περισσότερα από δύο κυκλώματα NOT, η αντίστοιχη συνάρτηση εξόδου θα έχει τη μορφή: $T = \overline{A + B + C + \dots + N}$

Στο Σχήμα 5.11β δίνεται η πύλη NOR θετικής λογικής με τρανζίστορ τύπου NPN. Η λειτουργία του κυκλώματος είναι παρόμοια με αυτήν του Σχήματος 5.11α. Άξιο παρατήρησης είναι ότι, αλλάζοντας τον τύπο του τρανζίστορ από PNP σε NPN και διατηρώντας τον ίδιο τύπο λογικής (π.χ. θετικής), επιτυγχάνουμε πάντοτε συζυγείς πύλες. Ένα τέτοιο παράδειγμα φαίνεται στα σχήματα 5.11α και 5.11β.



Σχήμα 5.11β: Πύλη NOR με NPN τρανζίστορ

Στο σχήμα 5.12 δίνεται το κύκλωμα μιας πύλης NAND, κατασκευασμένης με τη βοήθεια δύο τρανζίστορ σε σειρά. Η χρησιμοποιούμενη λογική είναι η θετική και ο τύπος των τρανζίστορ ο NPN.

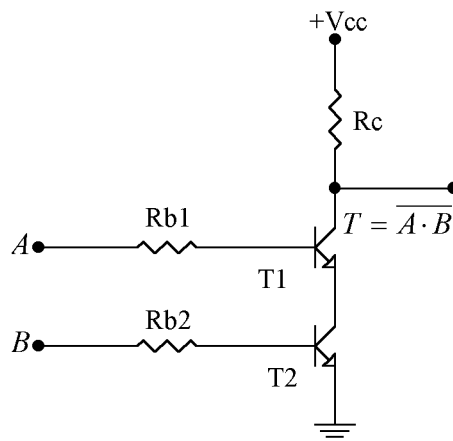
Το κύκλωμα εργάζεται σαν δύο διακόπτες συνδεσμολογημένοι σε σειρά. Εάν το ένα από τα δύο τρανζίστορ είναι σε διακοπή, το κύκλωμα δε λειτουργεί και, κατά συνέπεια, η τάση εξόδου θα ισούται με την τάση V_{cc} της πηγής τροφοδοσίας, δηλαδή T=1.

Μόνο εάν και οι δύο είσοδοι του κυκλώματος έχουν ταυτόχρονα θετικό δυναμικό, δηλαδή και τα δύο τρανζίστορ βρίσκονται σε αγωγιμότητα, θα διέρχεται ρεύμα από τον θετικό πόλο της πηγής V_{cc} προς τη γη. Τότε η τάση της εξόδου θα είναι πολύ μικρή, οπότε μπορούμε να υποθέσουμε ότι T=0. Στον πίνακα 5.7, περιγράφεται με ακρίβεια η ηλεκτρική συμπεριφορά του κυκλώματος.

A	B	T
0 (+0 Volt)	0 (+0 Volt)	1 (+V Volt)
0 (+0 Volt)	1 (+V Volt)	1 (+V Volt)
1 (+V Volt)	0 (+0 Volt)	1 (+V Volt)
1 (+V Volt)	1 (+V Volt)	0 (+0 Volt)

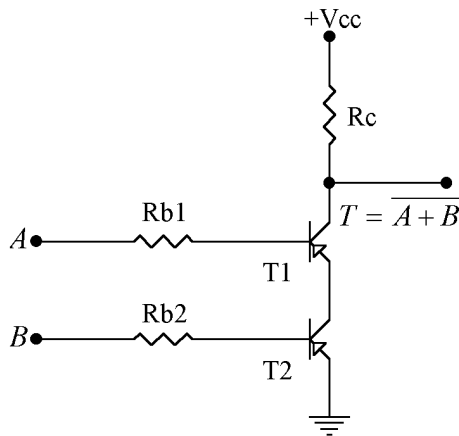
Πίνακας 5.7 Πίνακας αλήθειας πύλης NAND θετικής λογικής

Η λογική συνάρτηση που προκύπτει είναι η: $T = \overline{A \cdot B} = \overline{A} \cdot \overline{B} + \overline{A} \cdot B + A \cdot \overline{B} = \overline{A} + \overline{B} = \overline{A + B}$



Σχήμα 5.12. Πύλη NAND με τρανζίστορ NPN

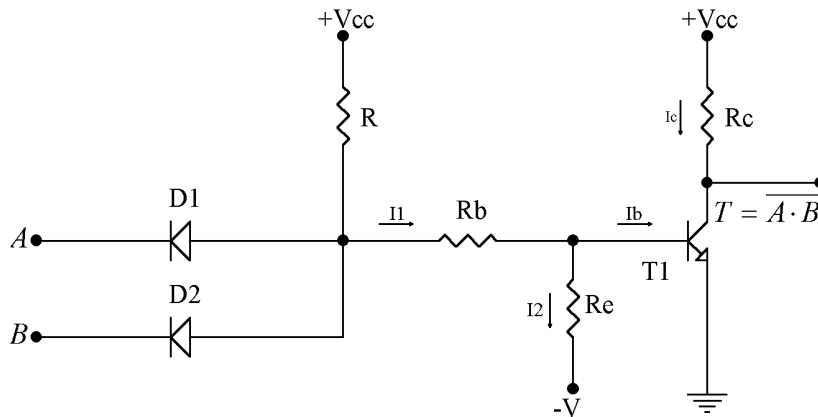
Στο σχήμα 5.13 δίνεται πύλη NOR θετικής λογικής, συζυγής της προηγούμενης του σχήματος 5.12, υλοποιημένη με τρανζίστορ PNP.



Σχήμα 5.13. Πύλη NOR

5.4.1. Πύλες NOR και NAND με διόδους και τρανζίστορ DTL

Οι πύλες στις οποίες θα αναφερθούμε παρακάτω εργάζονται σε σχετικά χαμηλές συχνότητες. Το κόστος κατασκευής τους είναι μικρότερο, γιατί χρησιμοποιούν ένα μόνο τρανζίστορ. Η αρχή λειτουργίας των πυλών αυτών στηρίζεται στην προσθήκη μιας πύλης NOT αμέσως μετά από πύλες AND ή OR, κατασκευασμένες με διόδους. Στο Σχήμα 5.14, δίνεται το κύκλωμα πύλης NAND θετικής λογικής. (Κοσσιδάς, 1996; Δεληγιάννης, 2004)



Σχήμα 5.14. Πύλη NAND με διόδους και τρανζίστορ

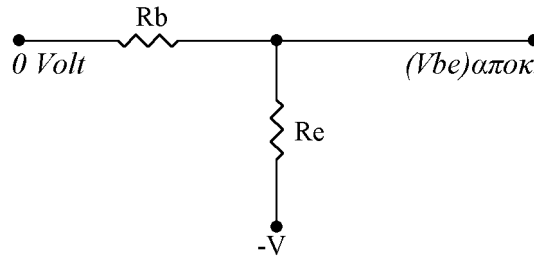
Το πρώτο μέρος του κυκλώματος είναι μία πύλη AND σαν αυτή του σχήματος 5.3, ενώ το δεύτερο μέρος είναι πύλη άρνησης NOT θετικής λογικής σαν αυτή του Σχήμα 5.8β. Ο αριθμός των εισόδων μπορεί να αυξηθεί ανάλογα με τις ανάγκες. Το κύκλωμα εργάζεται σε δύο καταστάσεις: αποκοπή και λειτουργία σε κόρο. Στην κατάσταση κόρου η έξοδος της πύλης AND είναι το λογικό «1». Το ρεύμα βάσης I_b του τρανζίστορ ισούται με:

$$I_b = I_1 - I_2$$

$$I_1 = \frac{V - (V_{be})_{αγωγ.}}{R_b + R} \quad I_2 = \frac{V + (V_{be})_{αγωγ.}}{R_e} \quad (5-2)$$

$$I_c = \frac{V - V_{ce}}{R_c}$$

Κατά συνέπεια, όταν το τρανζίστορ είναι σε αγωγιμότητα, η τάση εξόδου είναι μικρή και η T έχει λογική τιμή «0». Στην περίπτωση που μία από τις εισόδους της πύλης έχει οδηγηθεί σε λογική κατάσταση «0», η είσοδος του κυκλώματος άρνησης θα έχει ομοίως λογικό «0» και θα ισχύουν τα παρακάτω: (βλέπε σχήμα 5.15).

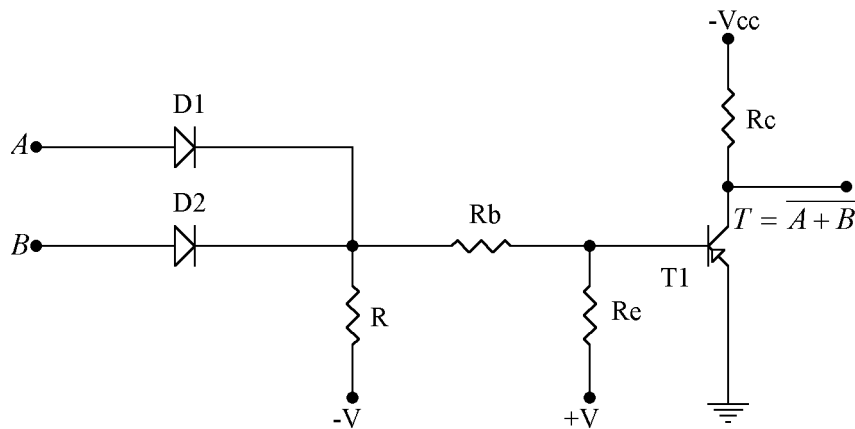


Σχήμα 5.15. Κύκλωμα για τον υπολογισμό επί μέρους τάσεων

$$\frac{(V_{be})_{\alpha\pi\omicron\kappa.}}{R_b} = \frac{-V}{R_b + R_e} \Rightarrow (V_{be})_{\alpha\pi\omicron\kappa.} = -\frac{R_b}{R_e + R_b} \cdot V$$

δηλαδή η T έχει λογική τιμή «1».

Κατ' αναλογία, το κύκλωμα του σχήματος 5.16 παριστάνει πύλη NOR.



Σχήμα 5.16. Πύλη NOR

5.4.2. Η πύλη XOR με διακριτά στοιχεία

Η λογική συνάρτηση $T = \overline{A \cdot B} \cdot \overline{\overline{A \cdot B}}$, που περιγράφει την έξοδο του σχήματος 5.6β, χρησιμοποιείται και για την υλοποίηση του κυκλώματος του σχήματος 5.17, όπου αποδίδεται η πύλη XOR με διακριτά στοιχεία. Όπως εύκολα γίνεται αντιληπτό, στη σχέση αυτή υπεισέρχονται μόνο οι λογικές πράξεις NAND και NOT οι οποίες είναι εύκολο να πραγματοποιηθούν με τη χρήση κοινών τρανζίστορ τύπου NPN.

Το τρανζίστορ T_1 συμπεριφέρεται σαν αναστροφέας παράγοντας τη λογική ποσότητα \overline{B} που είναι συμπληρωματική της μεταβλητής B . Ανάλογη εργασία πραγματοποιεί το τρανζίστορ T_2 το οποίο φροντίζει για την ανάδειξη της ποσότητας \overline{A} από τη μεταβλητή A .

Οι δύο ανεστραμμένες μεταβλητές οδηγούνται στη βαθμίδα που σχηματίζουν τα τρανζίστορ T_5 και T_6 , συνδεδεσολογημένα σε διάταξη πύλης NAND, για να δώσουν τελικά την ποσότητα $\overline{A \cdot B}$. Οι μεταβλητές εισόδου, χωρίς καμία τροποποίηση, εισάγονται στις βάσεις των τρανζίστορ T_3 και T_4 , για να δώσουν με όμοιο τρόπο την ποσότητα $\overline{A \cdot B}$.

Οι λογικές ποσότητες που παράγονται από τις δύο αυτές πύλες NAND οδηγούνται κατόπιν σε μια ακόμα πύλη NAND που αποτελείται από τα τρανζίστορ T_7 και T_8 , τα οποία τις επεξεργάζονται, για να δώσουν τελικά τη ποσότητα $\overline{\overline{A \cdot B} \cdot \overline{\overline{A \cdot B}}}$. Η λογική αυτή συνάρτηση ισοδυναμεί με το αντίστροφο της συνάρτησης T που επιθυμούμε να πραγματοποιήσουμε. Έτσι αυτό που μένει προκειμένου να αναιρέσουμε το σύμβολο της συμπλήρωσης είναι να οδηγήσουμε τον συλλέκτη του T_7 στη βάση του T_9 , που εργάζεται σαν αναστροφέας στο συλλέκτη του τελευταίου θα έχουμε την επιθυμητή συνάρτηση T δηλαδή την $T = \overline{A \cdot B} \cdot \overline{\overline{A \cdot B}}$.

Αξίζει να σημειώσουμε ότι, αν το ζητούμενο από αυτό το κύκλωμα δεν ήταν η πραγματοποίηση της λογικής πράξης XOR αλλά της πράξης XNOR, δε θα κάναμε καμία αλλαγή στις συνδεσμολογίες, αλλά θα α-

φαιρούσαμε απλώς τη βαθμίδα αναστροφής που είναι σχεδιασμένη γύρω από το T_9 . Αυτό είναι αναμενόμενο, αφού έχει αποδειχθεί ότι οι δύο αυτές συναρτήσεις είναι συμπληρωματικές.

5.5. Ολοκληρωμένα κυκλώματα

Όπως αναφέραμε και στην αρχή του κεφαλαίου, το ηλεκτρονικό μέρος των συγχρόνων υπολογιστικών συστημάτων κατασκευάζεται σήμερα με τη βοήθεια ολοκληρωμένων κυκλωμάτων (integrated circuits). Ένα ολοκληρωμένο κύκλωμα αποτελείται από ένα κρύσταλλο ημιαγωγίου υλικού, κυρίως πυριτίου, στο οποίο με κατάλληλη επεξεργασία δημιουργούνται όλα τα στοιχεία του κυκλώματος και οι μεταξύ αυτών συνδέσεις. Οι χρησιμοποιούμενες μέθοδοι επεξεργασίας είναι ανάλογες μ' αυτές που ακολουθούνται για την κατασκευή των τρανζίστορ και των διόδων ημιαγωγού. Τα ολοκληρωμένα κυκλώματα διατίθενται σήμερα στο εμπόριο σε μεγάλη ποικιλία και σε διάφορες μορφές, ανάλογα με το πεδίο εφαρμογής τους και την κατασκευάστρια εταιρεία.

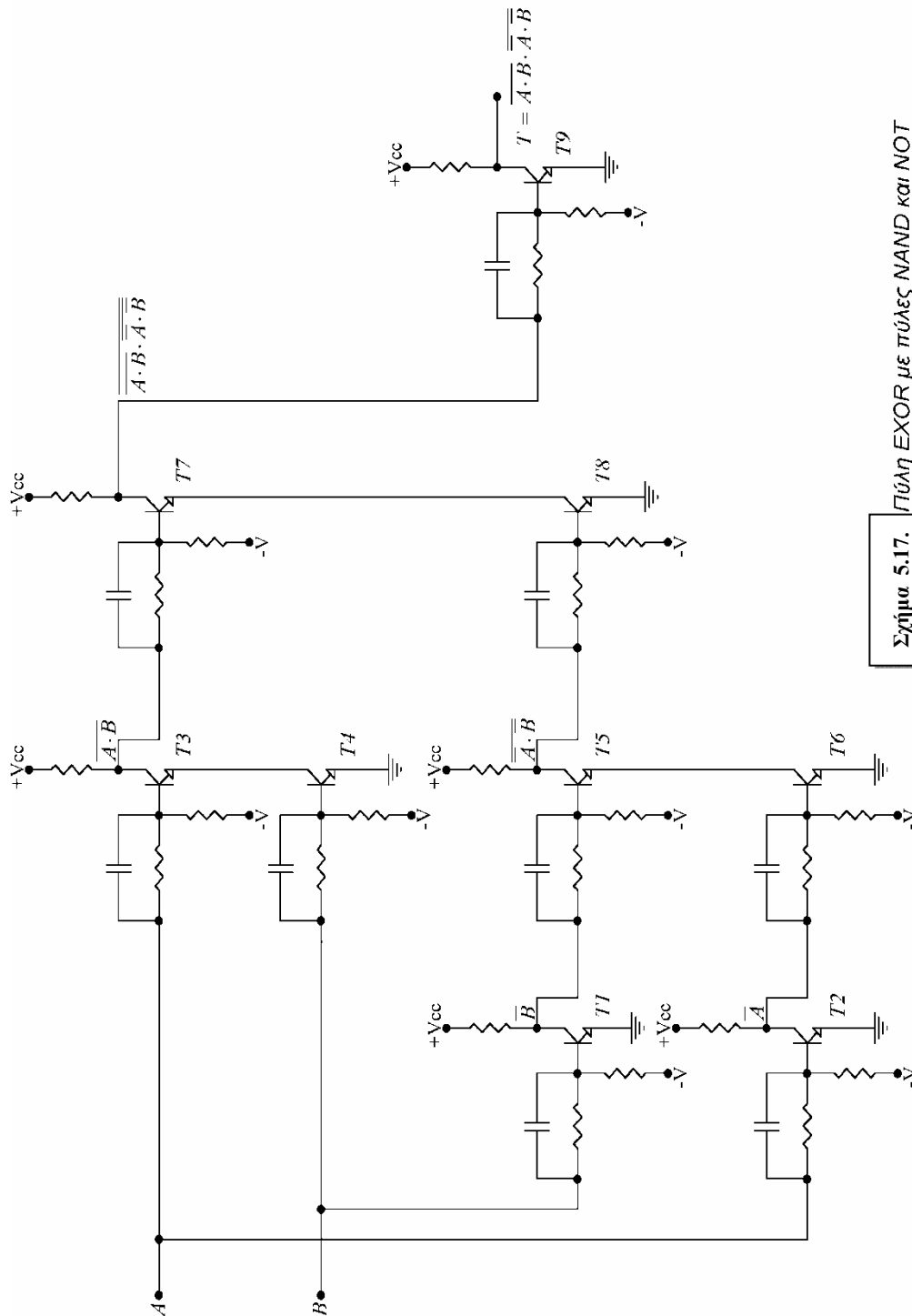
Τελευταία τα ολοκληρωμένα κυκλώματα έχουν κατακλύσει το χώρο της ηλεκτρονικής, λόγω του πολύ μικρού όγκου τους, κάτι που έχει επιτευχθεί χάρη στη μεγάλη ανάπτυξη της μικροηλεκτρονικής. Τα προηγούμενα σαράντα χρόνια, δηλαδή από την ανάπτυξη του τρανζίστορ και μέχρι πρότινος, η πρόοδος στην ελαχιστοποίηση των επεξεργασιών είχε εκθετική καμπύλη, το δε μέγεθος μειωνόταν στο μισό κάθε 18 μήνες. Το κόστος της κατασκευής ενός τρανζίστορ είναι πλέον το ένα δισεκατομμυριοστό του κόστους του το 1950, γεγονός που δεν έχει συμβεί σε καμία άλλη βιομηχανία παραγωγής υλικού χρήσιμου για τον άνθρωπο.

Σήμερα πλέον η τεχνολογία έχει αναπτυχθεί τόσο πολύ, που μιλάμε πλέον για νανοδιατάξεις και νανοδομές. Το Δεκέμβριο του 2005 ανακοινώθηκε η τότε νέα προσπάθεια για την κατασκευή διατάξεων σε κλίμακα κάτω των 45nm. Βέβαια είναι προφανές ότι πλέον οι ηλεκτρονικές διατάξεις έχουν γίνει εξαιρετικά πολύπλοκες, αποτελούμενες από χιλιάδες ανεξάρτητα μέρη και στοιχεία που οδηγούν σε αυξανόμενες κατασκευαστικές δυσκολίες και βλάβες. Ελαττώνοντας όμως τον αριθμό των εξαρτημάτων και των συνδέσεων μιας συσκευής, μέσω της χρήσης ολοκληρωμένων κυκλωμάτων, επιτυγχάνεται η ευκολότερη κατασκευή της και ως εκ τούτου η μεγαλύτερη αξιοπιστία της.

Οι όροι μικρής κλίμακας ολοκλήρωση (SSI), μεσαίας κλίμακας ολοκλήρωση (MSI), μεγάλης κλίμακας ολοκλήρωση (LSI), πολύ-μεγάλης κλίμακας ολοκλήρωση (VLSI), και υπερ-υψηλής κλίμακας ολοκλήρωση (ULSI) αναφέρονται στην εξέλιξη ολοκλήρωσης τρανζίστορ σε ICs. Η SSI αποδείχτηκε θεμελιώδης για τη δημιουργία ψηφιακών υπολογιστών μικρού βάρους για τα προγράμματα αεροδιαστημικής, όπως τα προγράμματα των πυραύλων Minuteman και Απόλλων.

Περισσότερα για τον τρόπο κατασκευής των ολοκληρωμένων κυκλωμάτων, όπως και για την τεχνολογία τους, μπορεί να βρει ο αναγνώστης στα αντίστοιχα βιβλία εφαρμοσμένης ηλεκτρονικής. Στο παρόν βιβλίο θα περιορίσουμε το ενδιαφέρον μας στη χρήση των ολοκληρωμένων κυκλωμάτων στις εφαρμογές με λογικά κυκλώματα.

Οι πιο συνηθισμένες πύλες που συναντώνται σε μορφή ολοκληρωμένων κυκλωμάτων είναι οι NOR και NAND, των οποίων η λειτουργία τους εξηγήθηκε σε προηγούμενες ενότητες. Οι πύλες που περιγράφηκαν σ' αυτές ήταν κατασκευασμένες με αντιστάσεις και τρανζίστορ, υλοποιώντας τις αρχές σχεδίασης της οικογένειας RTL (Resistor Transistor Logic), ή από διόδους και τρανζίστορ, υλοποιώντας τις αρχές σχεδίασης της οικογένειας DTL (Diode Transistor Logic). Σήμερα οι περισσότεροι κατασκευαστές ηλεκτρονικών ψηφιακών συσκευών προτιμούν τη χρήση ολοκληρωμένων κυκλωμάτων που ανήκουν στις οικογένειες TTL (Transistor Transistor Logic) ή CMOS (Complementary Metal Oxide Semiconductors), των οποίων η λειτουργική συμπεριφορά έχει να επιδείξει καλύτερα χαρακτηριστικά. Στις εφαρμογές που είναι απαραίτητη η χρήση υψηλών συχνοτήτων, τα ολοκληρωμένα της οικογένειας ECL (Emitter Coupled Logic) είναι τα μοναδικά που είναι σε θέση να ανταποκριθούν, αφού η συχνότητα λειτουργίας τους φθάνει το 1 GHz. (*Δεληγιάννης, 2004; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015*).



Σχήμα 5.17. Πύλη EXOR με πύλες NAND και NOT

Τα χαρακτηριστικά που πρέπει να λαμβάνονται υπόψη για την εκλογή ενός ολοκληρωμένου λογικού κυκλώματος είναι βασικά τα παρακάτω:

- α) η τάση τροφοδοσίας του κυκλώματος,
- β) η κατανάλωση,
- γ) το κόστος,
- δ) η ταχύτητα (συχνότητα) λειτουργίας.
- ε) ο μέγιστος αριθμός εισόδων (Fan-In) που μπορεί να έχει το ολοκληρωμένο κύκλωμα.
- ζ) ο μέγιστος αριθμός εισόδων που μπορούν να οδηγηθούν από την έξοδο του ολοκληρωμένου κυκλώματος (Fan-Out).

A/A	Περιγραφή	Τύπος
1	Τέσσερις πύλες NAND 2 εισόδων	7400
2	Τέσσερις πύλες NOR 2 εισόδων	7402
3	Έξι πύλες NOT	7404
4	Τέσσερις πύλες AND 4 εισόδων	7408
5	Τρεις πύλες NAND 3 εισόδων	7410
6	Τέσσερις πύλες OR 2 εισόδων	7432
7	Πύλη NAND 8 εισόδων	7430
8	Μετατροπέας BCD σε μορφή 7 τμημάτων	7442
9	Διπλό F-F τύπου D	7474
10	Δυαδικός αθροιστής 4 bit με γρήγορο κρατούμενο	7483
11	Συγκριτής 4 bit	7485
12	Τέσσερις πύλες XOR 2 εισόδων	7486
13	Δεκαδικός μετρητής	7490
14	Δυαδικός μετρητής 4 bit	7493
15	Διπλός επαναδιεγερόμενος μονοδονητής	74123
16	Αποκωδικοποιητής 3 εισόδων σε 8 εξόδους	76138
17	Διπλός αποκωδικοποιητής 2 εισόδων σε 4 εξόδους	74139
18	Διπλός πολυπλέκτης 4 εισόδων	74155
19	Αριθμητική Λογική Μονάδα (ALU) 4 bit	74181
20	Προγραμματιζόμενος δυαδικός μετρητής 4 bit	74197

Πίνακας 5.7. Αντιπροσωπευτικοί τύποι ολοκληρωμένων κυκλωμάτων της οικογένειας T.T.L.

Εκτός των ολοκληρωμένων κυκλωμάτων SSI (Small Scale Integration) που περιλαμβάνουν απλές πύλες λογικής, έχουν κατασκευασθεί και πολλά ακόμα που περιλαμβάνουν σύνθετα λογικά κυκλώματα όπως, καταχωρητές, ολισθητές, απαριθμητές, ημιαθροιστές, αθροιστές, κωδικοποιητές κ.λπ., που, στο σύνολο τους, ονομάζονται M.S.I. (Medium Scale Integration). Ακόμα πιο πολύπλοκα κυκλώματα όπως Αριθμητικές Μονάδες (ALU), Μετατροπείς D/A (Digital to Analog) και A/D (Analog to Digital) κ.λπ., περιλαμβάνουν τα ολοκληρωμένα κυκλώματα LSI (Large Scale Integration). Όλα τα παραπάνω κυκλώματα αποτελούν ύλη του μαθήματος.

Τέλος με την ονομασία VLSI (Very Large Scale Integration) έχουν κατασκευασθεί μικροεπεξεργαστές (microprocessors) και μικροελεγκτές (microcontrollers) που είναι ό,τι καλύτερο έχει να επιδείξει η ηλεκτρονική τεχνολογία. Σήμερα πλέον χρησιμοποιείται η τεχνολογία ULSI.

Στον πίνακα 5.7 σημειώνονται οι τύποι μερικών αντιπροσωπευτικών ολοκληρωμένων ψηφιακών κυκλωμάτων της οικογένειας T.T.L., που είναι κατασκευασμένα σύμφωνα με τις τεχνολογίες S.S.I. και M.S.I.

Ολοκληρώνοντας, αναφέρουμε ότι η MSI έφερε την ενσωμάτωση των εκατοντάδων των τρανζίστορ ανά chip. Ένας Itanium επεξεργαστής σχεδιασμένος από την Intel Corporation (αρχικά με την κωδική ονομασία Tanglewood, που πήρε τελικά την κωδική ονομασία Tukwila (πόλη του Seattle), κυκλοφόρησε το 2010 με το όνομα Itanium 9300 Series) ήταν ο πρώτος επεξεργαστής που περιέχει περισσότερα από 2 δισεκατομμύρια τρανζίστορ και έχει επιφάνεια 698,75 mm². Ενημερωτικά αναφέρουμε τον Itanium 9500- 64-bit (κωδικός Poulson) που είναι με τεχνολογία των 32 nm και παρουσιάστηκε τον Νοέμβριο του 2012 με δισεκατομμύρια τρανζίστορ, 8 πυρήνες και 54 MB μνήμη στο τσίπ.

Αυτό αναδεικνύει μια σημαντική πτυχή της ολοκλήρωσης, δηλαδή την ικανότητα να κατασκευάζουμε πολύ μεγάλα, πολύ περίπλοκα, πολύ υψηλής απόδοσης ηλεκτρονικά κυκλώματα αξιόπιστα και με σχετικά χαμηλό κόστος. Η προσπάθεια αυτή αναδεικνύει, επίσης, μία από τις βασικές προκλήσεις της ολοκλήρωσης αυτής της ισχύος και των συναφών συνεπειών της.

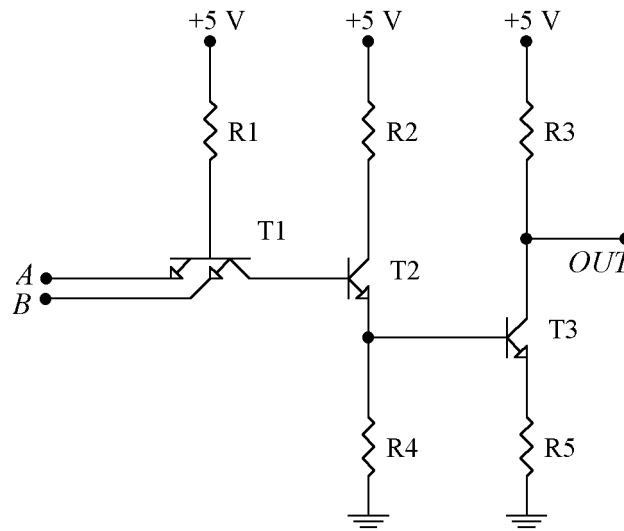
5.5.1. Οικογένεια ολοκληρωμένων κυκλωμάτων TTL

Στην οικογένεια των λογικών κυκλωμάτων αυτής της κατηγορίας, το βασικό στοιχείο, που περιλαμβάνεται στην κατασκευή οποιασδήποτε πύλης, είναι το τρανζίστορ των πολλαπλών εκπομπών, το οποίο κατασκευάζεται μόνο σε μορφή ολοκληρωμένου κυκλώματος. Πρόκειται για ένα τρανζίστορ, του οποίου η συμπεριφορά προσομοιάζει στη συμπεριφορά του κυκλώματος αντίστασης - διόδων του σχήματος 5.10, εξασφαλίζοντας

όμως μεγαλύτερη ταχύτητα λειτουργίας σε σχέση με το κύκλωμα των διόδων. (Κοσσιδάς, 1996; Δεληγιάννης, 2004; Tocci, et al., 2010; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).

Στο Σχήμα 5.18 βλέπουμε ένα τυπικό κύκλωμα πύλης NAND, που αποτελεί άλλωστε και τη βασική πύλη της οικογένειας. Απαραίτητη για την κατανόηση του κυκλώματος είναι η θεώρηση ότι το τρανζίστορ ισοδυναμεί με τρεις διόδους ενωμένες με τέτοιο τρόπο, ώστε να σχηματίζουν τους ακροδέκτες του τρανζίστορ. Μιλώντας πιο συγκεκριμένα, μπορούμε να θεωρήσουμε ότι ένα ζευγάρι διόδων σχηματίζει τις επαφές βάσης –εκπομπού, έχοντας τις δύο ανόδους ενωμένες στον ακροδέκτη της βάσης και αφήνοντας τις καθόδους να αποτελούν τις εισόδους του κυκλώματος, ενώ μια ακόμα διόδος, που σχηματίζει την επαφή βάσης - συλλέκτη, έχει την άνοδό της συνδεδεμένη στη βάση, αφήνοντας την κάθοδό της να αποτελεί το συλλέκτη του εξαρτήματος.

Όταν μια τουλάχιστον από τις δύο εισόδους του πολυεπαφικού τρανζίστορ οδηγηθεί σε λογικό «0», το ρεύμα που θα διαρρέει τη συγκεκριμένη επαφή βάσης - εκπομπού θα δεσμεύει την τάση στη βάση του τρανζίστορ στα 0,7 V περίπου (τάση ορθής φοράς επαφής πυριτίου). Αν όμως το δυναμικό στο σημείο αυτό έχει αυτή την τιμή, τότε η διόδος, που παίζει το ρόλο της επαφής βάσης - συλλέκτη του ίδιου τρανζίστορ, δε θα μπορεί να γίνει αγωγή, αφού, για να συμβεί κάτι τέτοιο, απαιτείται τάση τουλάχιστον ίση με 2,1 V. Η τάση αυτή προκύπτει από το άθροισμα των τάσεων ορθής φοράς των επαφών βάσης - εκπομπού των τρανζίστορ T₂ και T₃ και, επιπλέον, της διόδου βάσης - συλλέκτη του T₁. Κάτω από αυτές τις συνθήκες, είναι αδύνατο να γίνουν αγωγή τα T₂ και T₃, με αποτέλεσμα η τάση εξόδου του συνολικού κυκλώματος να μένει καθλωμένη στα +5 V περίπου.



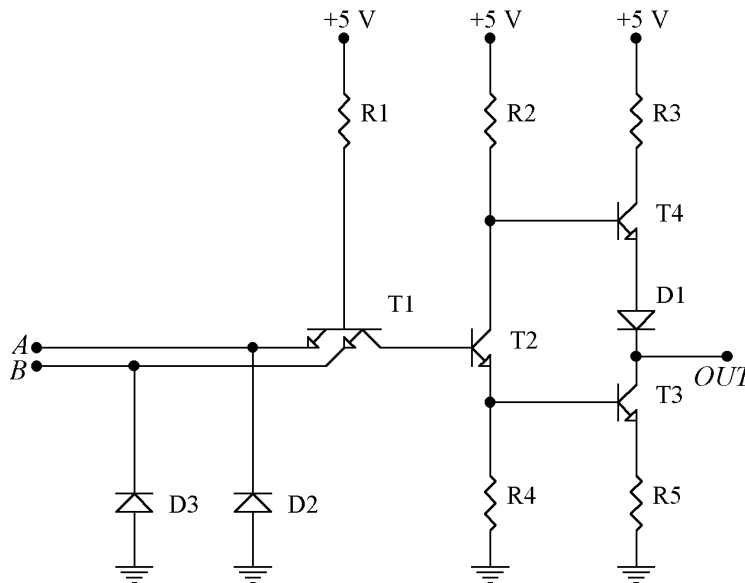
Σχήμα 5.18. Τυπικό κύκλωμα πύλης NAND οικογένειας TTL

Αν και οι δύο εισοδοι της πύλης οδηγηθούν ταυτόχρονα σε λογικό «1», αποκτήσουν δηλαδή τάση που πλησιάζει την τάση τροφοδοσίας, τότε η τάση στη βάση του πολυεπαφικού τρανζίστορ θα είναι σημαντικά υψηλότερη από την τάση των 2,1 V, που απαιτείται για την αγωγιμότητα της ισοδύναμης διόδου βάσης - συλλέκτη του T₁, με αποτέλεσμα να ρέει ρεύμα βάσης στα T₂ και T₃. Συνέπεια της ροής ρεύματος βάσης θα είναι αγωγιμότητα των T₂ και T₃ και η εμφάνιση, στην έξοδο του κυκλώματος, τάσης ίσης με 0,2 V (τάση κορεσμού του τρανζίστορ) που αντιστοιχεί σε λογικό «0».

Οι λογικές καταστάσεις που επιβάλλονται στις εισόδους του κυκλώματος επαληθεύουν τον πίνακα αλήθειας της πύλης NAND (πίνακας 5.2), που περιγράφηκε στην παράγραφο 5.2.

Στο Σχήμα 5.19, που ακολουθεί απεικονίζεται η τελική μορφή μιας πύλης NAND, όπως αυτή υφίσταται μέσα στο ολοκληρωμένο κύκλωμα 7400, που αποτελεί ένα από τα αντιπροσωπευτικότερα της οικογένειας T.T.L. Οι διόδοι D₂ και D₃, οι οποίες έχουν τοποθετηθεί μεταξύ των εισόδων και της γης, προστατεύουν το κύκλωμα από τις καταστροφικές συνέπειες της επιβολής μιας αρνητικής τάσης στις εισόδους, ενώ το «υπερτιθέμενο» τρανζίστορ T4 μαζί με τη διόδο D1 εξασφαλίζουν την υψηλή ταχύτητα μεταγωγής της εξόδου, όταν τα συνδεδεμένα σ' αυτή φορτία παρουσιάζουν έντονη χωρητική συμπεριφορά.

Παραλλαγές της βασικής οικογένειας T.T.L. 74xxx αποτελούν και οι οικογένειες 74Lxxx (Low power), 74Sxxx (Schottky), 74LSxxx (Low power Schottky), 74Fxxx (Fast) και άλλες. Όλες αυτές έχουν να επιδείξουν κάποια χαρακτηριστικά τα οποία, ανάλογα με το πεδίο εφαρμογής, αποκτούν ιδιαίτερη σημασία.

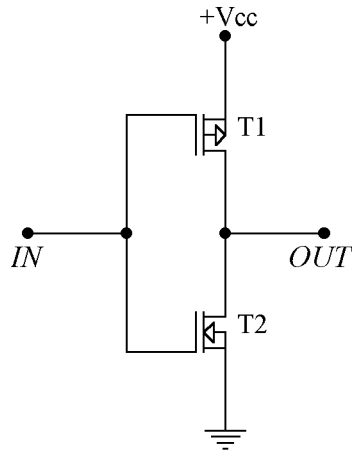


Σχήμα 5.19. Πλήρες κύκλωμα πύλης NAND οικογένειας TTL

5.5.2. Οικογένεια ολοκληρωμένων κυκλωμάτων CMOS

Το μεγαλύτερο μειονέκτημα των ολοκληρωμένων της οικογένειας TTL είναι η σχετικά υψηλή κατανάλωση ρεύματος που δρα περιοριστικά στη σχεδίαση. Αυτό συμβαίνει, γιατί στη σχεδίαση απαιτείται μεγάλος αριθμός ολοκληρωμένων κυκλωμάτων. Η οικογένεια C.M.O.S παρακάμπτει αυτό το εμπόδιο, προσφέροντας ολοκληρωμένα κυκλώματα με καταναλώσεις της τάξης των μA , ενώ, παράλληλα, εξασφαλίζει την υψηλή ταχύτητα λειτουργίας των TTL. Σήμερα η οικογένεια των CMOS θεωρείται αναντικατάστατη στην κατασκευή διατάξεων, πιστεύεται δε ότι η περαιτέρω ανάπτυξη μετά την εισαγωγή των νανοδιατάξεων δε θα είναι ποτέ της ίδιας ποιότητας όπως με τα CMOS τρανζίστορ.

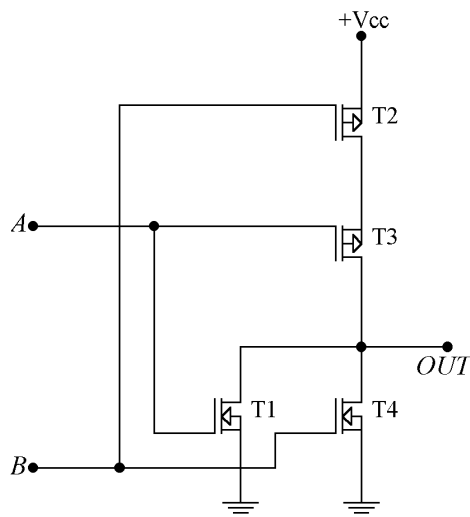
Ο αναστροφέας CMOS (πύλη NOT) κατασκευάζεται πιο εύκολα απ' όλες τις άλλες πύλες, αφού απαιτεί μόνο δύο συμπληρωματικά τρανζίστορ πεδίου μονωμένης πύλης (τρανζίστορ MOSFET). Η συνδεσμολογία τους είναι αυτή που φαίνεται στο Σχήμα 5.20, από την οποία προκύπτει και η λειτουργία της πύλης. Αν στην είσοδο του κυκλώματος επιβληθεί λογικό «1», το τρανζίστορ T_2 (καναλιού N) θα γίνει αγωγίμο, ενώ το T_1 (καναλιού P) θα οδηγηθεί σε αποκοπή. Σαν αποτέλεσμα θα έχουμε την εμφάνιση, στην έξοδο του κυκλώματος, μιας τάσης ίσης σχεδόν μ' αυτήν της γης, δηλαδή τάσης που θα αντιστοιχεί στο λογικό «0». Αν στην είσοδο επιβληθεί λογικό «0», τότε οι παραπάνω καταστάσεις αντιστρέφονται, και στην έξοδο εμφανίζεται λογικό «1». (Κοσσίδης, 1996; Tocci, et al., 2010; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).



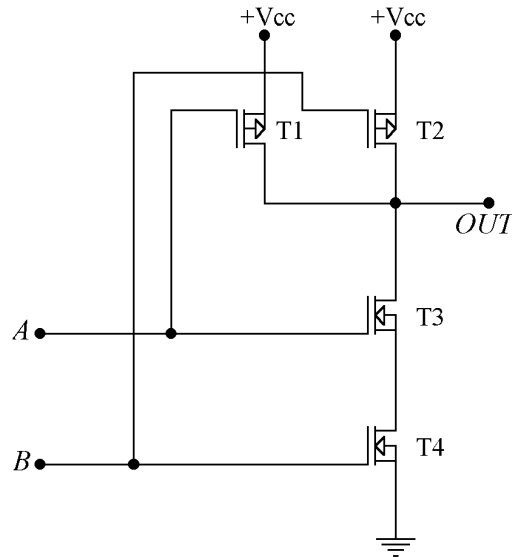
Σχήμα 5.20. Αναστροφέας οικογένειας CMOS

Επειδή μόνο ένα από τα δύο τρανζίστορ βρίσκεται κάθε φορά σε αγωγιμότητα, είναι φανερό ότι η κατανάλωση της πύλης είναι θεωρητικά μηδενική και πρακτικά πάρα πολύ μικρή. Τα δύο τρανζίστορ διαρρέονται από ρεύματα μόνο τις στιγμές εκείνες που μετáγονται από τη μια κατάσταση στην άλλη. Όσο πιο συχνά γίνονται μεταγωγές, τόσο πιο αυξημένη είναι η κατανάλωσή τους. Γι' αυτό άλλωστε στους καταλόγους των κατασκευαστών η κατανάλωσή τους δίδεται πάντα σε σχέση με τη συχνότητα λειτουργίας τους.

Στο Σχήμα 5.21 απεικονίζεται μια πύλη NOR, ενώ στο Σχήμα 5.22 μια πύλη NAND. Εύκολα γίνεται αντιληπτό ότι τα δύο κυκλώματα είναι συμμετρικά και, ως εκ τούτου, η περιγραφή της λειτουργίας τους μοιάζει. Επιβάλλοντας λογικό «0» και στις δύο εισόδους της NOR, τα τρανζίστορ T1 και T4 μένουν σε κατάσταση αποκοπής, ενώ τα T2 και T3 οδηγούνται σε κορεσμό. Στην έξοδο θα εμφανισθεί τότε τάση ίση με την τάση της θετικής πηγής τροφοδοσίας, δηλαδή λογικό «1». Αν σε μια από τις εισόδους επιβληθεί λογικό «0», τότε μόνο το ένα από τα δύο σε σειρά τρανζίστορ T2 και T3 θα είναι αγωγίμο, εμποδίζοντας την τάση τροφοδοσίας να αναδειχθεί στην έξοδο, ενώ η αγωγιμότητα ενός εκ των δύο παραλληλισμένων τρανζίστορ θα εξασφαλίσει ότι στην έξοδο θα έχουμε λογικό «0». Με ανάλογο τρόπο μπορεί να εξηγηθεί και η λειτουργία της πύλης NAND.



Σχήμα 5.21. Πύλη NOR οικογένειας CMOS



Σχήμα 5.22. Πύλη NAND οικογένειας CMOS

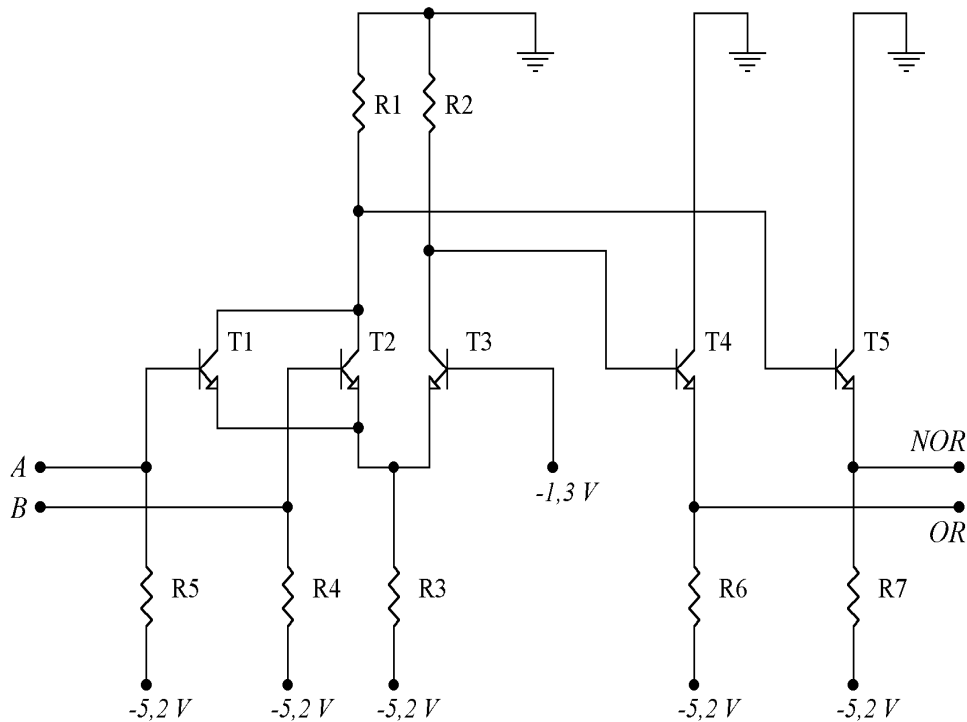
Αντιπροσωπευτικά κυκλώματα τεχνολογίας CMOS περιλαμβάνονται στις επιμέρους οικογένειες CD40xx, CD45xx, 74Cxxx, 74HCxxx και 74HCTxxx. Οι δύο πρώτες είναι γνωστές για την εξαιρετικά μικρή τους κατανάλωση (μA), αλλά και για τη χαμηλή συχνότητα λειτουργίας τους (μερικά MHz), ενώ οι υπόλοιπες, που έχουν ίδιο πρόθεμα με εκείνο των TTL, αποτελούνται από ολοκληρωμένα κυκλώματα που περιλαμβάνουν στο εσωτερικό τους τις ίδιες πύλες μ' αυτές της οικογένειας TTL, χρησιμοποιώντας τεχνολογία κατασκευής CMOS. Οι διαφορές που συναντάμε στις τρεις τελευταίες, έχουν σχέση με τις ηλεκτρικές στάθμες που γίνονται αντιληπτές σαν λογικό «1» και σαν λογικό «0», ή ακόμα και με την ταχύτητά τους.

5.5.3. Οικογένεια ολοκληρωμένων κυκλωμάτων ECL

Αυτή η οικογένεια ψηφιακών κυκλωμάτων, προκειμένου να εξασφαλίσει την υψηλότερη δυνατή ταχύτητα, παρουσιάζει αισθητές διαφορές από όλες τις προηγούμενες. Η ουσιαστικότερη από αυτές είναι ότι τα τρανζίστορ, που σχηματίζουν τις διάφορες πύλες δε μεταφέρονται μεταξύ κόρου και αποκοπής, αλλά εργάζονται πάντα σ' ένα μικρό σημείο της γραμμικής περιοχής. Η λειτουργία στην περιοχή αυτή δικαιολογεί την υψηλή ταχύτητά τους αλλά και την υπερβολική κατανάλωση ρεύματος που τα χαρακτηρίζει. Μια ακόμα διαφορά εντοπίζεται στο γεγονός ότι τροφοδοτούνται με αρνητική τάση (-5,2 V), απαραίτητη για την επίτευξη της μέγιστης δυνατής αδιαφορίας στο θόρυβο. (Κοσσιδάς 1996; Δεληγιάννης, 2004; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).

Η βασική πύλη της οικογένειας ECL είναι η OR/NOR, που φαίνεται στο Σχήμα 5.23. Όπως εύκολα γίνεται αντιληπτό, η συνδεσμολογία, που έχει τον πρωτεύοντα ρόλο είναι αυτή του διαφορικού ενισχυτή, ο οποίος, από τη μια πλευρά του σχηματίζεται από ένα τρανζίστορ του οποίου η βάση έχει σταθερό δυναμικό ίσο με -1,3 V, ενώ η άλλη σχηματίζεται από παραλληλισμένα τρανζίστορ, των οποίων ο αριθμός εξαρτάται από το πλήθος των εισόδων της πύλης. Τα δύο τρανζίστορ, που είναι συνδεσμολογημένα σε διάταξη κοινού συλλέκτη, μεταφέρουν στις δύο εξόδους τις λογικές καταστάσεις των εξόδων του διαφορικού ενισχυτή, εξασφαλίζοντας ταυτόχρονα υψηλά ρεύματα στα δύο φορτία.

Η λειτουργία του κυκλώματος είναι η εξής: Έστω ότι μια τουλάχιστον από τις δύο εισόδους οδηγείται σε λογικό «1» (στάθμη -0,8 V). Αυτό θα έχει σαν συνέπεια το τρανζίστορ εισόδου στο οποίο επιβλήθηκε η τάση αυτή να οδηγηθεί σε αγωγιμότητα, επιβάλλοντας στον εκπομπό του T_3 τάση ίση με -1,6 V (η τάση ορθής φοράς των επαφών βάσης - εκπομπού των τρανζίστορ είναι ίση με 0,8 V). Κάτω από αυτές τις συνθήκες, το T_3 οδηγείται σε αποκοπή, αφήνοντας όλο το ρεύμα που το διέρρεε να οδηγηθεί στη βάση του T_4 .



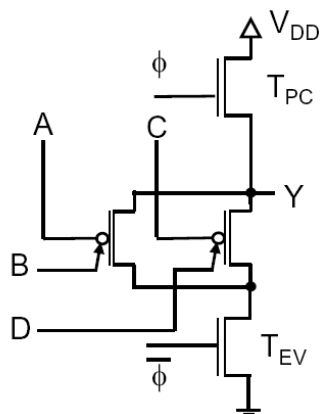
Σχήμα 5.23. Πύλη OR / NOR της οικογένειας ECL

Θεωρώντας αμελητέα την πτώση τάσης στα άκρα της R2, η τάση που θα εμφανισθεί στον εκπομπό του T4 (έξοδος πύλης OR) θα είναι ίση με την τάση στη βάση του, μειωμένη, όμως, λόγω της τάσης μεταξύ βάσης-εκπομπού του τρανζίστορ. Η τάση αυτή θα είναι $-0,8\text{ V}$, θα αντιστοιχεί, δηλαδή, στο λογικό «1». Ο εκπομπός του T5 (έξοδος πύλης NOR), λόγω της αγωγιμότητας του τρανζίστορ εισόδου, θα βρίσκεται σε δυναμικό ίσο με $-1,8\text{ V}$, που αντιστοιχεί σε λογικό «0». (Η τιμή της αντίστασης R1 έχει επιλεγθεί με τέτοιο τρόπο, ώστε η πτώση τάσης στα άκρα της, όταν διαρρέεται από ρεύμα, να είναι ίση με 1 V).

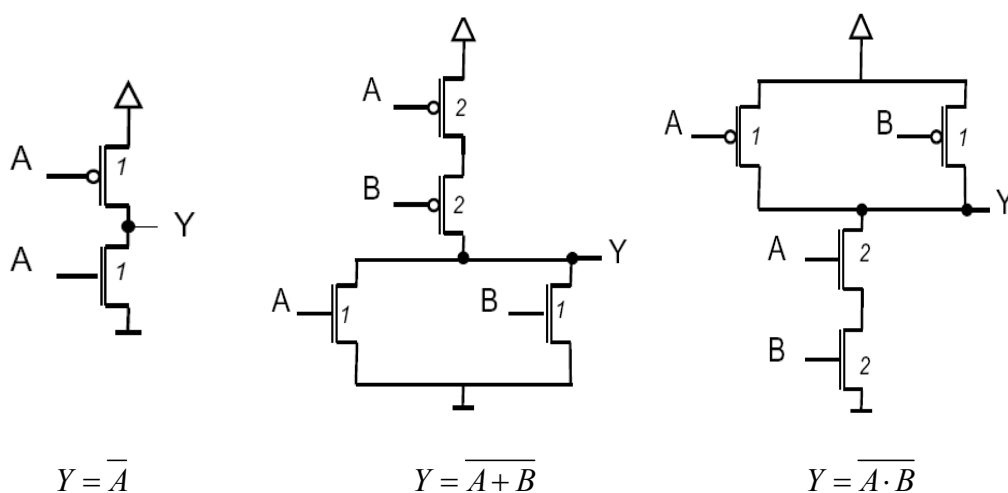
Όταν όλες οι εισόδου οδηγηθούν σε λογικό «0» ταυτόχρονα, τότε είναι προφανές ότι θα οδηγείται σε αγωγιμότητα το τρανζίστορ T3, οδηγώντας τις εξόδους των T4 και T5 σε καταστάσεις αντίθετες από αυτές που αναφέραμε προηγουμένως. (Tocci, et al., 2010; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).

5.6. Γενικευμένες πύλες NOR και NAND

Τα νέα τεχνολογικά επιτεύγματα έχουν εισάγει πλέον την νέα τεχνολογία με CNTFET, έναντι της τεχνολογίας CMOS, καθώς και την έννοια των γενικευμένων πυλών NOR (generalized NOR) και των γενικευμένων πυλών NAND (Haykel Ben Jamma, et al. 2011). Με βάση τις πρωτογενείς λειτουργίες των γενικευμένων πυλών NOR-NAND-AOI-OAI, οι προτεινόμενες πύλες στατικών αμφιπολικών CNTFET εφαρμόζουν αποτελεσματικά τις λειτουργίες της πύλης XOR, παρέχοντας πλήρη μεταγωγή της εξόδου. Η τεχνολογική απεικόνιση της δοκιμασίας επιδόσεων διαφόρων λογικών διατάξεων πολλαπλών επιπέδων-συμπεριλαμβανομένων των πολλαπλασιαστών, αθροιστών και γραμμικών κυκλωμάτων - δείχνει ότι, κατά μέσο όρο, είναι δυνατόν να μειωθεί τόσο ο αριθμός των πυλών όσο και η επιφάνεια κατά $\sim 38\%$, βελτιώνοντας παράλληλα την απόδοση κατά 6,9 φορές. (Haykel Ben Jamma, 2009). Στο παράδειγμα που ακολουθεί αποδίδεται το διάγραμμα της νέας πύλης του τύπου GNOR που αποτελεί το δομικό στοιχείο για τα νέα PLAs. Η συνάρτηση που υλοποιεί η κατωτέρω δυναμική γενικευμένη πύλη είναι η $Y=$

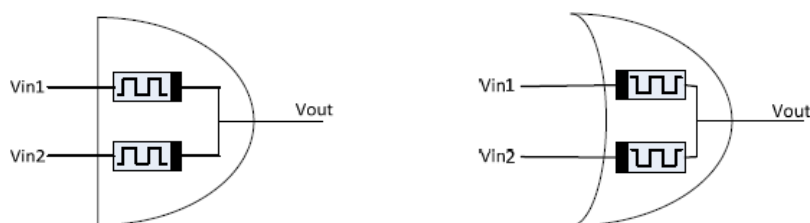


Σχήμα 5.24α. Απεικόνιση της συνάρτησης $Y = (A \oplus B) + (C \oplus D)$, με γενικευμένη πύλη CMOS



Σχήμα 5.24β. Απεικονίσεις πυλών με την χρήση της τεχνολογίας των CNTFET

5.6.1. Υβριδικά λογικά CMOS memristor



Σχήμα 5.24γ. Απεικονίσεις πυλών AND και OR με Memristor

Στην οικογένεια των υβριδικών CMOS memristor λογικής, οι λογικές τιμές αποθηκεύονται σαν τάσεις και τα memristor χρησιμοποιούνται μόνο σαν μονάδες υπολογισμού. Περιλαμβάνονται μόνο πύλες AND και OR και, συνεπώς, απαιτείται η χρήση ή δημιουργία και άλλων βασικών πυλών. Η διαφορά των δύο σχημάτων του Σχήματος 5.24γ (πύλη AND και πύλη OR) οφείλεται στην πολικότητα των memristor. (Kvatinsky, Satat, & Nimrod, 2012).

5.7. Κωδικοποιητές – Αποκωδικοποιητές με διακριτά στοιχεία

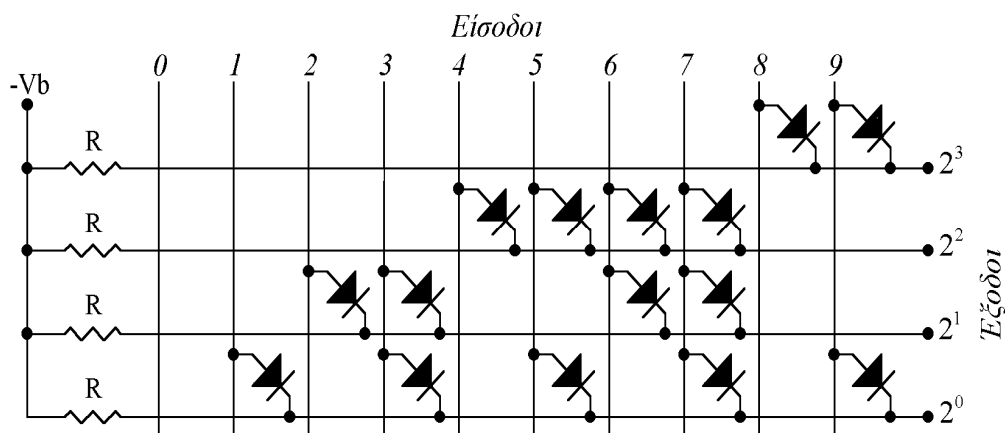
Οι κωδικοποιητές - αποκωδικοποιητές είναι λογικά κυκλώματα τα οποία μετατρέπουν χαρακτήρες από ένα σύστημα κωδικοποίησης σ' ένα άλλο. Κλασικό παράδειγμα κωδικοποιητών-αποκωδικοποιητών είναι η μετα-

τροπή δεκαδικών αριθμών σε δυαδικούς και αντιστρόφως (Δεληγιάννης, 2004; Κοσσίδας, 1996; Sedra, & Smith, 2015)

Ως γνωστόν η αντιστοιχία μεταξύ δεκαδικών και δυαδικών αριθμών στο σύστημα BCD-8421 είναι η ακόλουθη:

Δεκαδικό	0	1	2	3	4	5	6	7	8	9
Δυαδικό	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001

Στο σχήμα 5.25α δίνεται το κύκλωμα κωδικοποίησης των δεκαδικών αριθμών στους αντίστοιχους δυαδικούς με διακριτά στοιχεία (δίοδοι και αντιστάσεις). Όπως φαίνεται στο κύκλωμα, υπάρχουν 4 πύλες OR με διαφορετικό αριθμό εισόδων η κάθε μία, που παράγουν τα ψηφία του τετραψήφιου δυαδικού αριθμού. Π.χ. το bit με βάρος $2^0=1$ εμφανίζεται, όταν ο υπό κωδικοποίηση δεκαδικός αριθμός, που επιβάλλεται στην είσοδο, είναι 1, 3, 5, 7 ή 9.



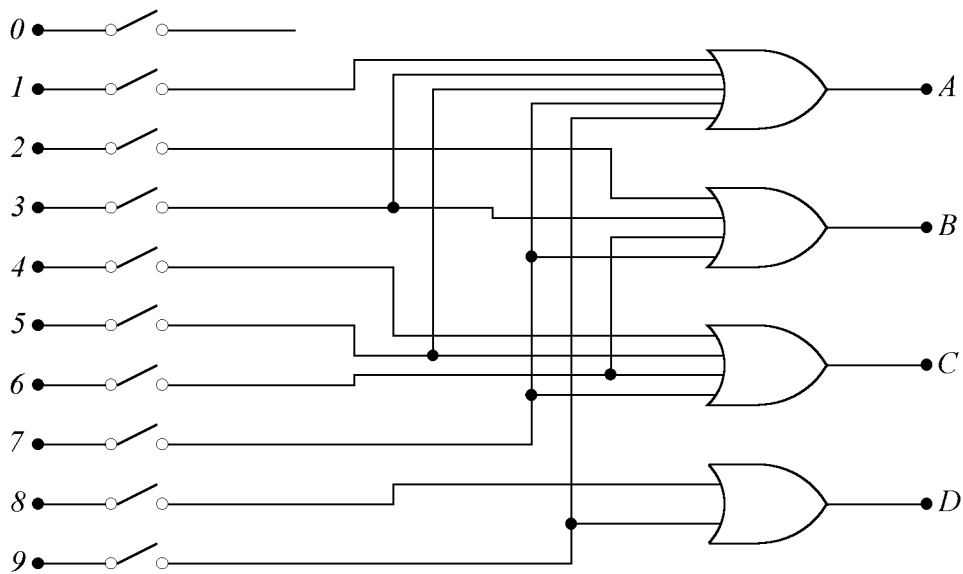
Σχήμα 5.25α. Κύκλωμα κωδικοποίησης δεκαδικού σε δυαδικό

Στο σχήμα 5.25β δίνεται το λογικό κύκλωμα του κωδικοποιητή με διακόπτες. Εδώ οι πύλες OR αναλαμβάνουν να κωδικοποιήσουν τις καταστάσεις 10 διαφορετικών μηχανικών διακοπών. Παρατηρήστε ότι ο διακόπτης του 0 δεν καταλήγει πουθενά.

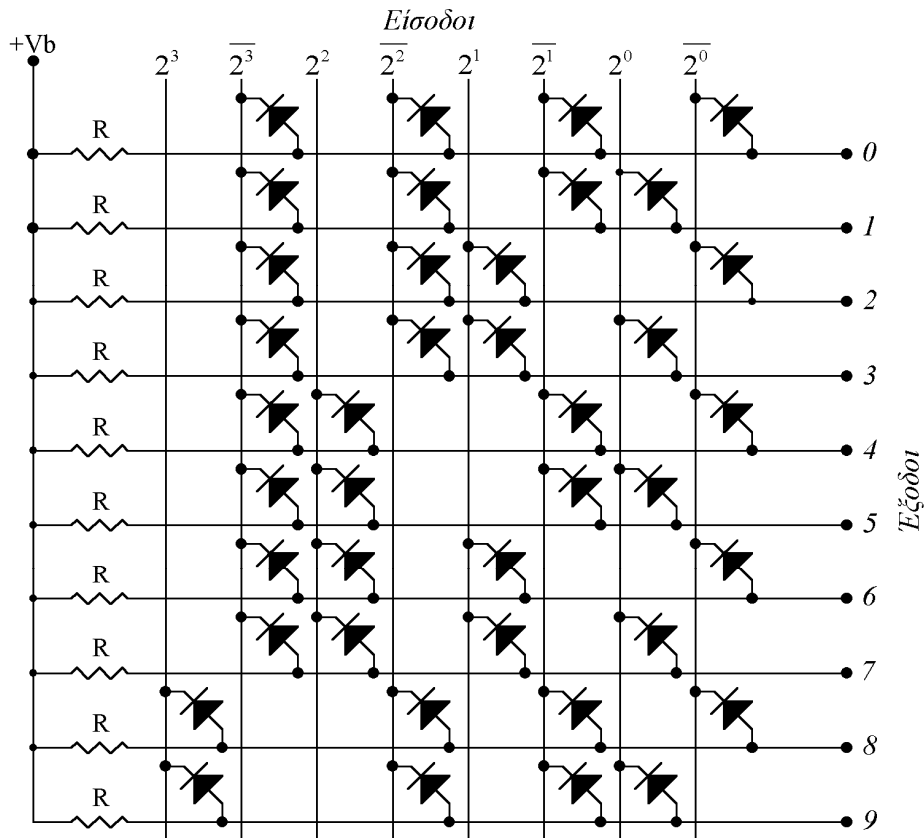
Στη συνέχεια παρουσιάζουμε ένα κύκλωμα αποκωδικοποίησης δυαδικών αριθμών στους αντίστοιχους του δεκαδικού συστήματος, που βασίζεται σε πύλες AND.

Όπως φαίνεται στο σχήμα 5.26, υπάρχουν 10 κυκλώματα AND με 4 εισόδους το καθένα, από τις εξόδους των οποίων λαμβάνουμε τους υπό κωδικοποίηση αριθμούς, εκφρασμένους με μορφή παλμού σε μια από αυτές.

Επίσης πρέπει να ληφθεί υπόψη ότι στην είσοδο του κυκλώματος υπάρχουν τόσο οι παλμοί με βάρη **1, 2, 4, 8** όσο και οι αρνήσεις αυτών $\bar{1}, \bar{2}, \bar{4}, \bar{8}$. Κατά συνέπεια, στον υπολογιστή είναι αναγκαίο μαζί με την ύπαρξη ενός παλμού να υπάρχει και η άρνησή του που παράγεται με τη βοήθεια ενός αναστροφέα (πύλη NOT). Επομένως στο κύκλωμα του σχήματος 5.26 χρειάζονται τέσσερις αναστροφείς, για να συμπληρωθούν πλήρως οι εισόδους. Πολλές φορές στα κυκλώματα κωδικοποίησης - αποκωδικοποίησης, συνηθίζεται η τοποθέτηση ενός ψηφίου ισοτιμίας (parity bit), ώστε να υπάρχει, κατά τη μεταβίβαση, η δυνατότητα ελέγχου για το αν η μετάδοση της πληροφορίας είναι επιτυχής.



Σχήμα 5.25β. Κωδικοποιητής δεκαδικού με διακόπτες



Σχήμα 5.26. Κύκλωμα αποκωδικοποίησης δυαδικού αριθμού σε δεκαδικό

Στον πίνακα 5.8 που ακολουθεί, δίνονται όλες οι περιπτώσεις αποκωδικοποίησης ενός δυαδικού αριθμού στον ισοδύναμο δεκαδικό. Για τιμές πάνω από 1010 δεν έχουμε έξοδο. Κατόπιν τούτου, οι τιμές που ξεπερνούν το όριο αυτό δεν πρέπει να λαμβάνονται υπόψη.

Από τον πίνακα 5.8 προκύπτουν οι λογικές εξισώσεις:

$$0 = \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D}$$

$$1 = \overline{A} \cdot \overline{B} \cdot C \cdot D$$

$$2 = \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D}$$

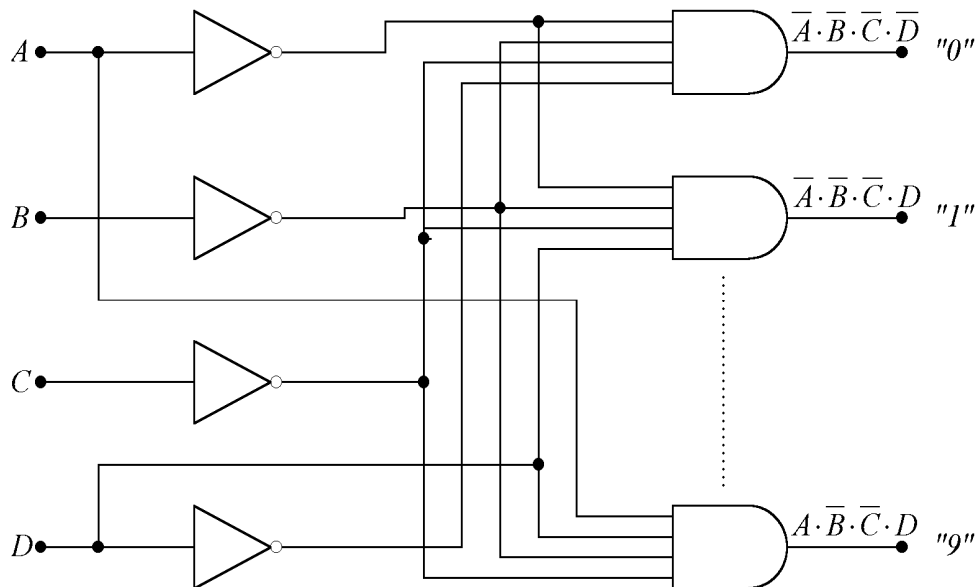
⋮
⋮

$$9 = A \cdot \bar{B} \cdot \bar{C} \cdot D$$

A	B	C	D	0	1	2	3	4	5	6	7	8	9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	0	0
1	0	1	1	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	0	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0

Πίνακας 5.8. Αποκωδικοποίηση δυαδικού αριθμού σε δεκαδικό

που με τη σειρά τους οδηγούν στο λογικό κύκλωμα του αποκωδικοποιητή (Σχήμα 5.27):



Σχήμα 5.27. Αποκωδικοποιητής δυαδικού αριθμού σε δεκαδικό

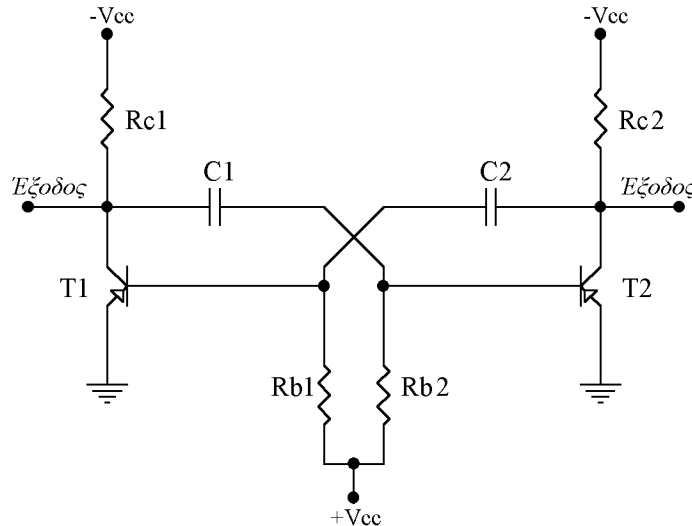
5.8. Κυκλώματα Πολυδονητών

Θα μελετήσουμε τα κυκλώματα πολυδονητών, που είναι παρά πολύ διαδεδομένα στους ηλεκτρονικούς υπολογιστές, κάνοντας μία πλήρη περιγραφή. (Nashelsky, 1994; Κοσσίδης, 1996; Sedra & Smith, 2015)

5.8.1. Ασταθής πολυδονητής

Ο ασταθής πολυδονητής (Astable multivibrator) χρησιμοποιείται πολύ στα κυκλώματα υπολογιστών, αφού παράγει τα σήματα χρονισμού βάσει των οποίων πραγματοποιούνται όλες οι εντολές των προγραμμάτων που εκτελεί. (Nashelsky, 1994; Κοσσιδάς, 1996; Δεληγιάννης, 2004; Sedra & Smith, 2015)

Στο Σχήμα 5.28 δίδεται το κύκλωμα ενός ασταθής συμμετρικού πολυδονητή, κατασκευασμένου από διακριτά εξαρτήματα. Αποτελείται από δύο τρανζίστορ το T_1 και το T_2 , καθένα από τα οποία έχει το συλλέκτη του συνδεδεμένο στη βάση του άλλου, διαμέσου ενός δικτυώματος αντίστασης-πυκνωτή.



Σχήμα 5.28. Ασταθής πολυδονητής

Μελετώντας το κύκλωμα, εύκολα διαπιστώνουμε ότι, έχοντας εφαρμόσει τις κατάλληλες τάσεις στο κύκλωμα, αυτό δεν μπορεί να παραμείνει σε μια σταθερή κατάσταση λειτουργίας, κάτι που συνέβαινε για τα προηγούμενα δύο είδη πολυδονητών.

Εάν υποθέσουμε ότι ένα από τα δύο τρανζίστορ άγει, έστω, π.χ., το τρανζίστορ T_1 , τότε θα ισχύει ότι η τάση $V_{C1} = (V_{CE})$ **αγκ1** και ότι η τάση $V_{C2} = (V_{CE})$ **αποκ1** = $-V_{CC}$ (Σχήμα 5.29).

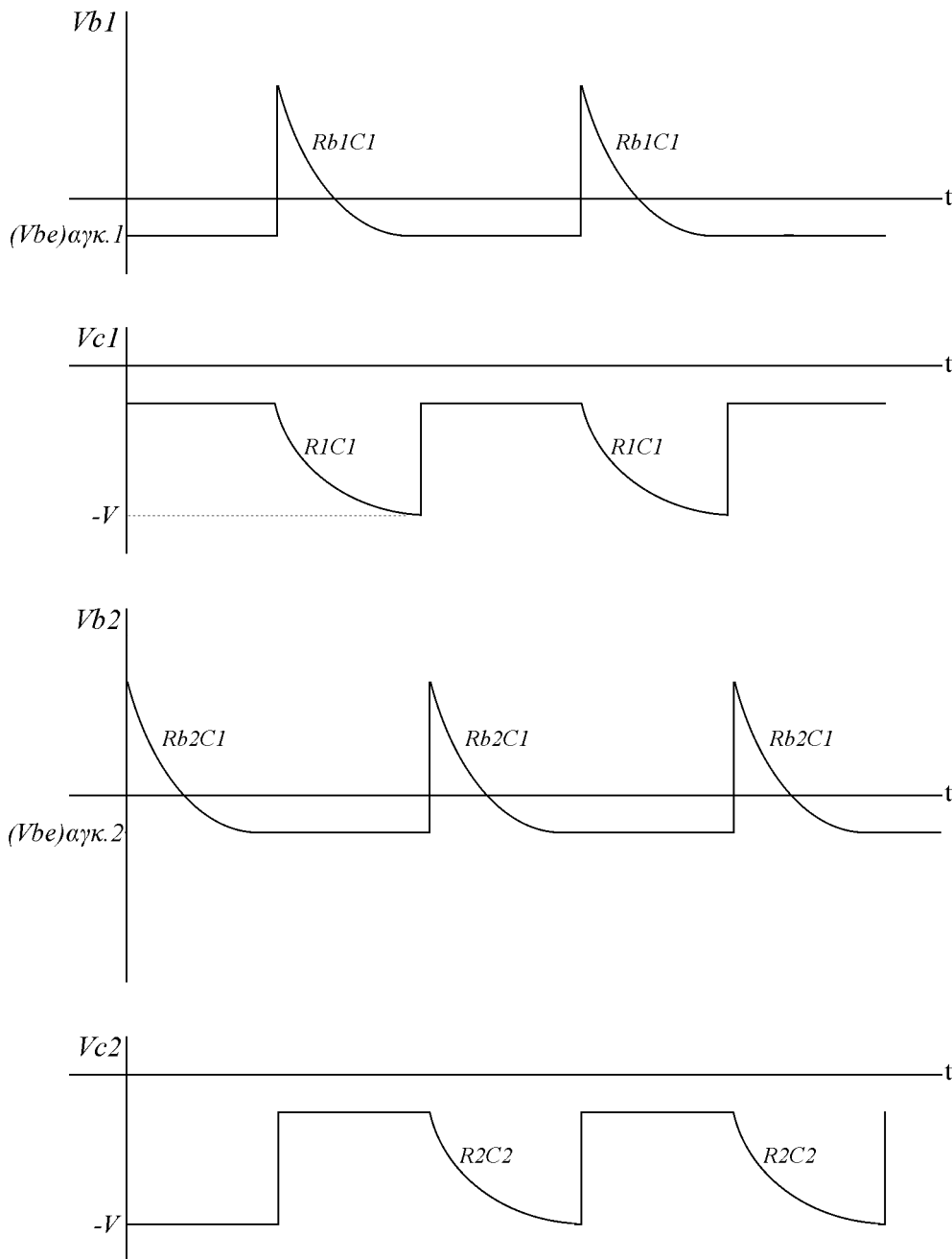
Από αυτή τη χρονική στιγμή, ο πυκνωτής C_1 εκφορτίζεται μέσω του T_1 και της R_{b2} με σταθερά χρόνου $R_{b2}C_1$. Καθώς εκφορτίζεται ο C_1 , κάποια στιγμή η τάση V_{b2} στη βάση του T_2 θα φθάσει την τιμή αγωγιμότητας (αρνητική) του T_2 , (V_{be}) **αγκ2**. Τότε το τρανζίστορ αυτό θα αρχίσει να άγει (εναλλαγή), με αποτέλεσμα την απότομη πτώση της τάσης στο συλλέκτη του (κατ' απόλυτη τιμή). Αυτό με τη σειρά του θα προκαλέσει την αποκοπή του T_1 λόγω της αύξησης της V_{b1} .

Στη συνέχεια αρχίζει η εκφόρτιση του C_2 με αποτέλεσμα την εκ νέου εναλλαγή, όταν η V_{b1} πάρει την κατάλληλη τιμή. Ο χρόνος εκφόρτισης του πυκνωτή είναι, κατά πολύ, μεγαλύτερος συγκριτικά με το χρόνο εναλλαγής.

Στο Σχήμα 5.29 δίνονται οι κυματομορφές των τάσεων στα διάφορα σημεία του κυκλώματος, υποθέτοντας ότι $C_1 = C_2 = C$, και $R_{b1} = R_{b2} = R_b$ και $R_{C1} = R_{C2} = R_C$. Ο χρόνος κατά τον οποίο μένει αγωγίμο το κάθε τρανζίστορ είναι, κατά προσέγγιση, της τάξης του $0.7 R_b C$. Επομένως η περίοδος επαναλειτουργίας θα είναι: $T = 2(0.7 R_b C)$ ενώ η συχνότητα λειτουργίας είναι:

$$f = \frac{1}{T} = \frac{1}{1,4R_b C}$$

Στο κύκλωμα που αναφέραμε παρατηρούνται δύο σταθερές χρόνου: η μία είναι η $R_b C$ με την οποία εκφορτίζονται οι πυκνωτές C_1 και C_2 , και έτσι μεταβάλλεται η τάση στις βάσεις των τρανζίστορ, και η άλλη είναι η, $R_C C$ με την οποία μεταβάλλεται η τάση στους συλλέκτες των ίδιων τρανζίστορ. Πρέπει να ληφθεί υπόψη ότι άλματα τάσης, χωρίς παρεμβολή των σταθερών χρόνου, έχουμε για μεν τις τάσεις στους συλλέκτες, όταν τα αντίστοιχα τρανζίστορ δεν άγουν (ανοιχτός διακόπτης), για δε τις βάσεις όταν τα αντίστοιχα τρανζίστορ άγουν.

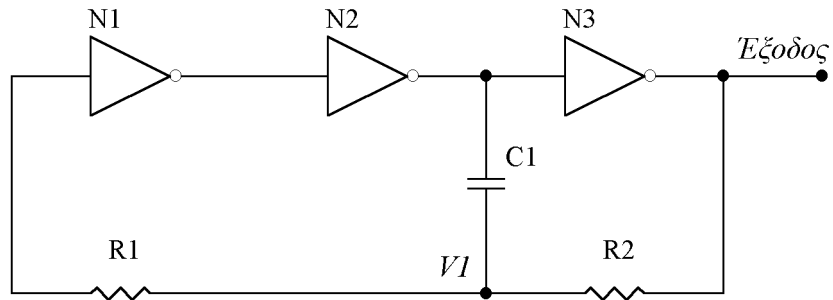


Σχήμα 5.29. Διάγραμμα μεταβολής τάσεων σε ασταθή πολυδονητή

5.8.2. Ασταθής πολυδονητής με πύλες

Ένα σχετικά απλό κύκλωμα, που βασίζεται και αυτό σε πύλες CMOS, απεικονίζεται στο Σχήμα 5.30. Η πύλη NOT N3, παρέχει από την έξοδό της ένα ορθογώνιο σήμα το οποίο μπορεί να χρησιμοποιηθεί για το χρονοισμό των οποιονδήποτε κυκλωμάτων ακολουθούν. Αν υποθέσουμε ότι η έξοδος της πύλης αυτής βρίσκεται σε λογικό «1», τότε η είσοδος της θα βρίσκεται σε λογικό «0», με αποτέλεσμα ο πυκνωτής C1 να φορτίζεται μέσω της R2. Μόλις η τάση στο σημείο V1 (κόμβος R1, R2, C1) φθάσει στο μισό περίπου της τάσης εξόδου της N3 τότε η N1 θα οδηγήσει την έξοδό της σε λογικό «0», αναγκάζοντας την N2 να επιβάλλει στην είσοδο της N3 λογικό «1». Μόλις όμως συμβεί αυτό, η έξοδος της N3 θα οδηγηθεί σε λογικό «0», προκαλώντας την εκφόρτιση του πυκνωτή C1.

Αμέσως μετά την εκφόρτιση αρχίζει ο επόμενος κύκλος φόρτισης έτσι ώστε το κύκλωμα αυτό να συμπεριφέρεται πάντα σαν ταλαντωτής. (Κοσσιδάς, 1996; Δεληγιάννης, 2004)

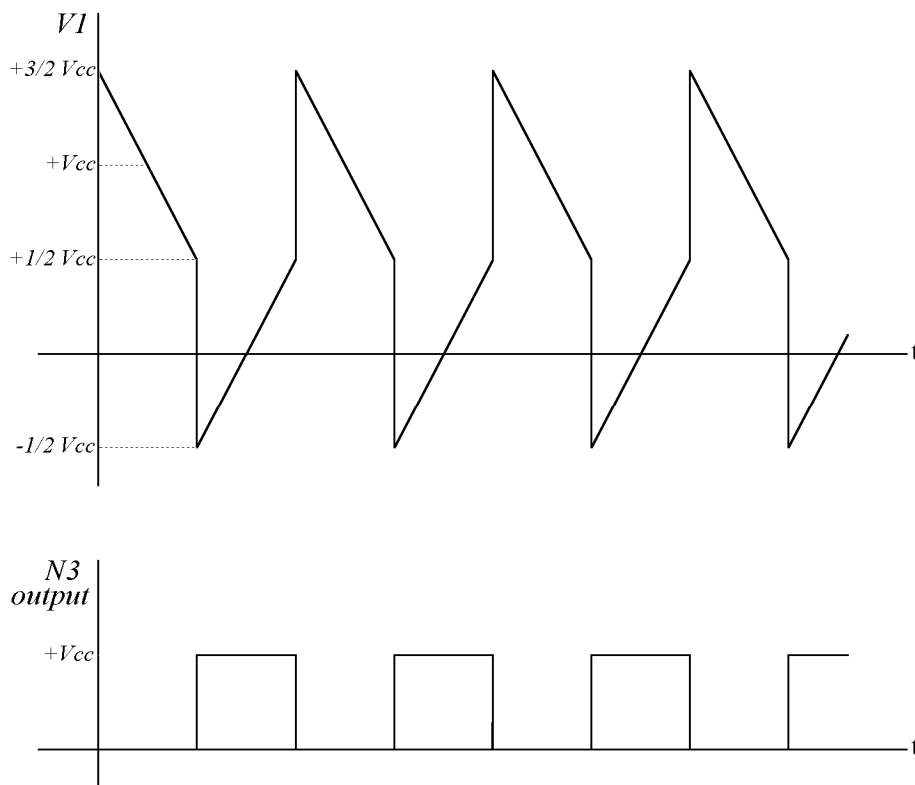


Σχήμα 5.30. Ασταθής πολυδονητής με πύλες

Για το κύκλωμα αυτό ισχύουν οι παρακάτω σχέσεις, που καθορίζουν κατά προσέγγιση τη συχνότητα λειτουργίας του. (Η τιμή R αντιπροσωπεύει την τιμή του παράλληλου συνδυασμού R1, R2).

$$\begin{aligned} \text{Av } R1 = R2 & \quad f \cong \frac{0,559}{R \cdot C_1} \\ \text{Av } R1 \gg R2 & \quad f \cong \frac{0,455}{R \cdot C_1} \\ \text{Av } R1 \ll R2 & \quad f \cong \frac{0,722}{R \cdot C_1} \end{aligned}$$

Στο Σχήμα 5.31 αποδίδονται οι κυματομορφές που υφίστανται στον κόμβο V1 και στην έξοδο του κυκλώματος. Παρατηρήστε ότι όλες οι αλλαγές καταστάσεων πραγματοποιούνται γύρω από το 50% της τάσης τροφοδοσίας, όπως, επίσης, και τις υπερτάσεις που προκαλούνται από τη φόρτιση-εκφόρτιση του πυκνωτή C1. Οι υπερτάσεις αυτές αποσβένονται στο εσωτερικό των πυλών, με τη βοήθεια των διόδων προστασίας που υπάρχουν στις εισόδους των πυλών NOT.



Σχήμα 5.31. Διαγράμματα μεταβολής τάσεων σ' ένα ασταθή πολυδονητή με πύλες

Το κύκλωμα του παραπάνω ταλαντωτή είναι εξαιρετικά σταθερό έναντι των μεταβολών της τάσης τροφοδοσίας. Αυτό είναι αναμενόμενο, αφού τα κατώφλια αλλαγής κατάστασης ορίζονται παραμετρικά ως προς αυτήν. Η σταθερότητα αυξάνεται στις χαμηλότερες συχνότητες, αφού σ' αυτές η καθυστέρηση μετάδοσης (propagation delay) της κάθε πύλης αποτελεί ένα μικρό κλάσμα της συνολικής περιόδου ταλάντωσης.

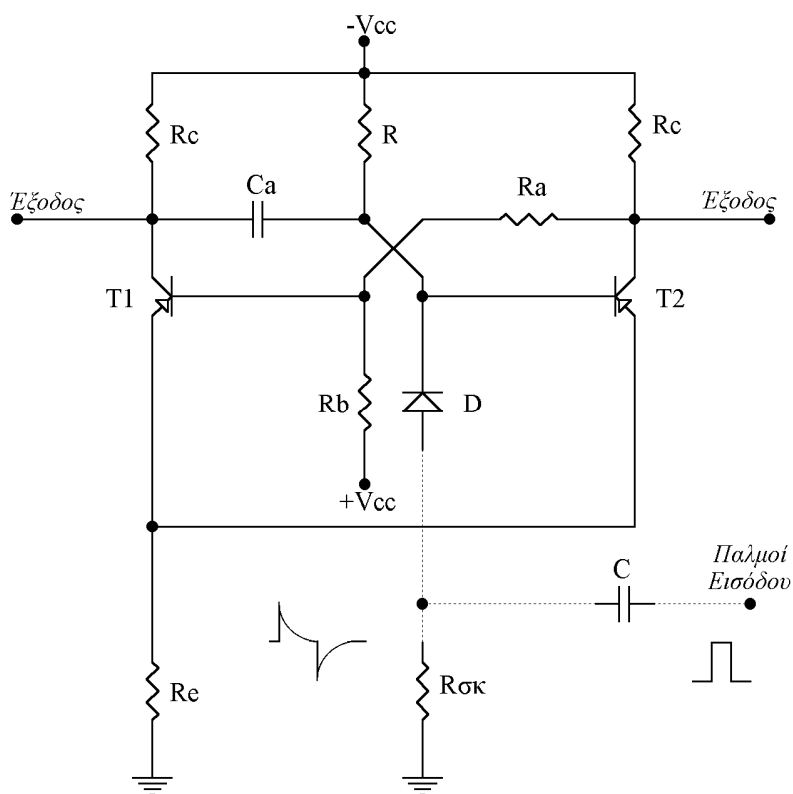
Περαιτέρω βελτίωση της σταθερότητας θα έχουμε αν η αντίσταση R2 γίνει αρκετά μεγάλη, ώστε να αντισταθμίζει οποιοσδήποτε αλλαγές της αντίστασης εξόδου των αναστροφών.

5.8.3. Μονοσταθής πολυδονητής

Ο μονοσταθής πολυδονητής (Monostable multivibrator) χρησιμοποιείται και αυτός αρκετά στα κυκλώματα χρονισμού. Στο Σχήμα 5.32 δίνεται το κύκλωμα ενός μονοσταθούς πολυδονητή (πολυδονητής μιας κατάστασης) καθώς και το κύκλωμα εφαρμογής των παλμών σκανδαλισμού (διακεκομμένες γραμμές). (One shot)

Ο μονοσταθής πολυδονητής έχει μία μόνο σταθερή κατάσταση λειτουργίας. Στο Σχήμα 5.32, που ακολουθεί, θεωρούμε ότι το T₂ είναι σε κατάσταση αγωγιμότητας, ενώ το T₁ σε κατάσταση αποκοπής. Στις καταστάσεις αυτές παραμένουν, μέχρις ότου επιβληθεί στο κύκλωμα κάποια εξωτερική διέγερση. Εφαρμόζοντας έναν παλμό στη βάση του τρανζίστορ T₂, αυτό παύει να άγει, προκαλώντας την αγωγιμότητα του T₁ για ένα μικρό χρονικό διάστημα, που καθορίζεται από το ίδιο το κύκλωμα (συχνά είναι κλάσμα του msec). Στη συνέχεια επανέρχεται στην προηγούμενη σταθερή κατάσταση (αγωγιμότητα του T₂), στην οποία και παραμένει, έως ότου εφαρμοσθεί ο επόμενος παλμός. (Nashelsky, 1994; Κοσσίδης, 1996; Δεληγιάννης, 2004 Sedra, & Smith, 2015)

Το κύκλωμα σκανδαλισμού εργάζεται με τον ίδιο τρόπο, όπως δηλαδή αναφέρθηκε προηγουμένως για το δισταθή πολυδονητή. Η παρουσία ενός παλμού διέγερσης στη βάση του τρανζίστορ είναι αναγκαία για ένα χρονικό διάστημα τόσο, ώστε να προφθάσει να οδηγηθεί σε αγωγιμότητα το T₁. Ο εν λόγω θετικός παλμός εφαρμόζεται δια μέσου της D τόσο στη βάση του T₂, όσο και στον C_a, μεταβάλλοντας έτσι το φορτίο του και, συνεπώς, την τάση που αναπτύσσεται στα άκρα του. Το αποτέλεσμα αυτής της ενέργειας θα είναι η αγωγιμότητα του T₁, και η οδήγηση σε κατάσταση αποκοπής του τρανζίστορ T₂.

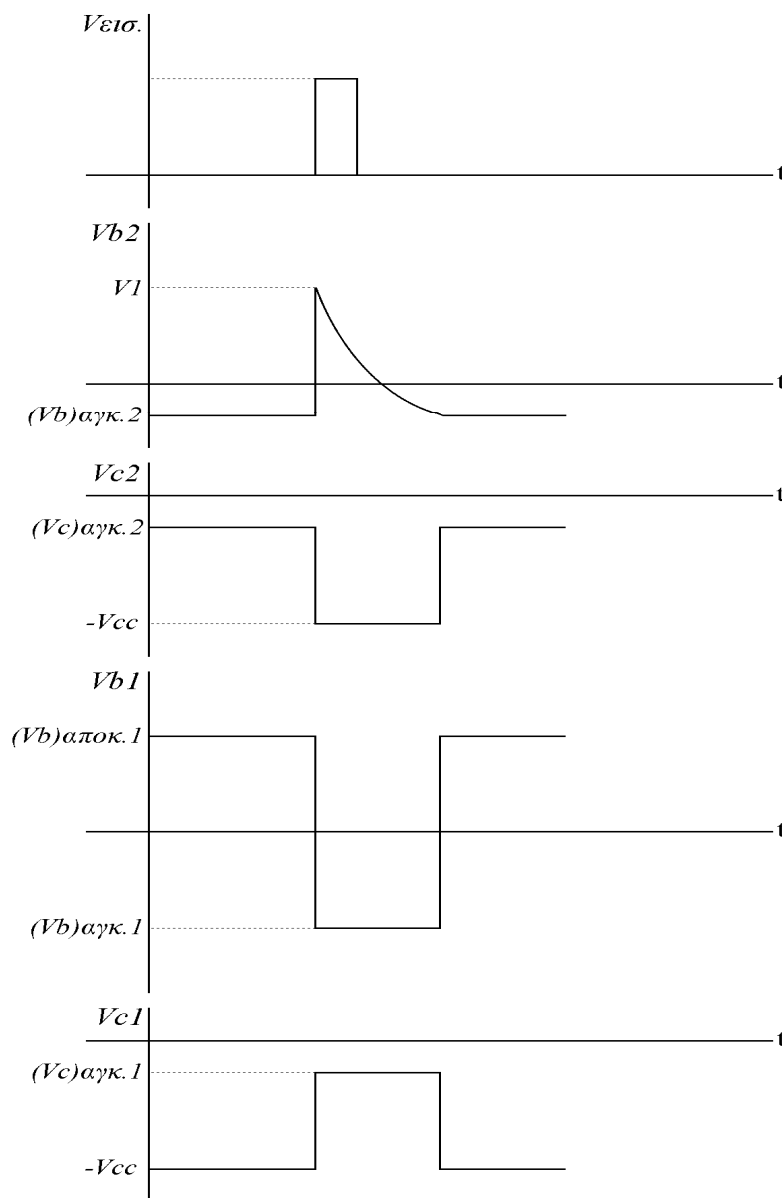


Σχήμα 5.32. Μονοσταθής πολυδονητής

Κατά τη διάρκεια της αγωγιμότητας του T_1 , ο πυκνωτής C_a εκφορτίζεται μέσω του T_1 με σταθερά χρόνου ίση με $T = (R + R_e) \cdot C_a$. Όταν η τιμή της τάσης του γίνει ίση με $(V_{be})_{αγκ.2}$, αυτόματα παύει να άγει το T_1 και επανέρχεται σε αγωγιμότητα το T_2 . Ο κύκλος αυτός θα επαναλαμβάνεται αδιάκοπα, εφόσον εφαρμόσουμε παλμούς στο κύκλωμα σκανδαλισμού.

Στο Σχήμα 5.33 δίνονται αναλυτικά οι κυματομορφές στα διάφορα σημεία του κυκλώματος, έχοντας σαν σήμα αναφοράς τον παλμό που επιβάλλεται στην είσοδο του κυκλώματος διέγερσης. Η τάση εισόδου προκαλεί την αύξηση της τάσης στη βάση του τρανζίστορ T_2 . Αυτό έχει σαν αποτέλεσμα την οδήγηση του συλλέκτη του ίδιου τρανζίστορ σε στάθμη ίση μ' αυτήν της πηγής $-V_{cc}$. Την ίδια επίδραση θα δεχθεί και η βάση του T_1 το οποίο, αντιδρώντας στη διέγερσή του, θα οδηγήσει τον συλλέκτη σε δυναμικό ίσο μ' αυτό της γης. Ο χρόνος εναλλαγής των τρανζίστορ εξαρτάται από τη σταθερά χρόνου εκφόρτισης του πυκνωτή C_a και γενικά είναι της τάξης $\sqrt{2} \cdot T$, όπου T η σταθερά χρόνου $(R + R_e) \cdot C_a$.

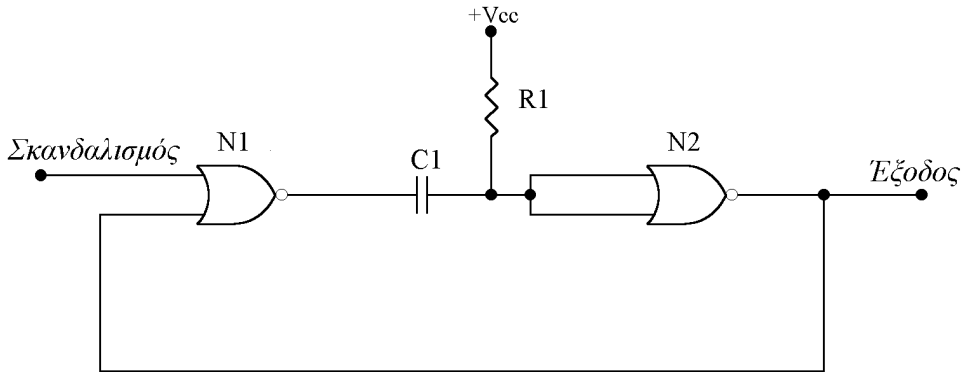
Τέλος θα πρέπει να ληφθεί υπόψη ότι ο πολυδονητής μιας κατάστασης χρησιμεύει για τη μεταβολή της διάρκειας ή και του εύρους κυματομορφών. Πράγματι, εφαρμόζοντας στην είσοδο του πολυδονητή σήμα μεταβλητού εύρους ή διάρκειας, λαμβάνουμε στην έξοδό του παλμό σταθερής διάρκειας εξαρτώμενου από τη σταθερά χρόνου T και σταθερού εύρους εξαρτώμενου από την τιμή της $-V_{cc}$.



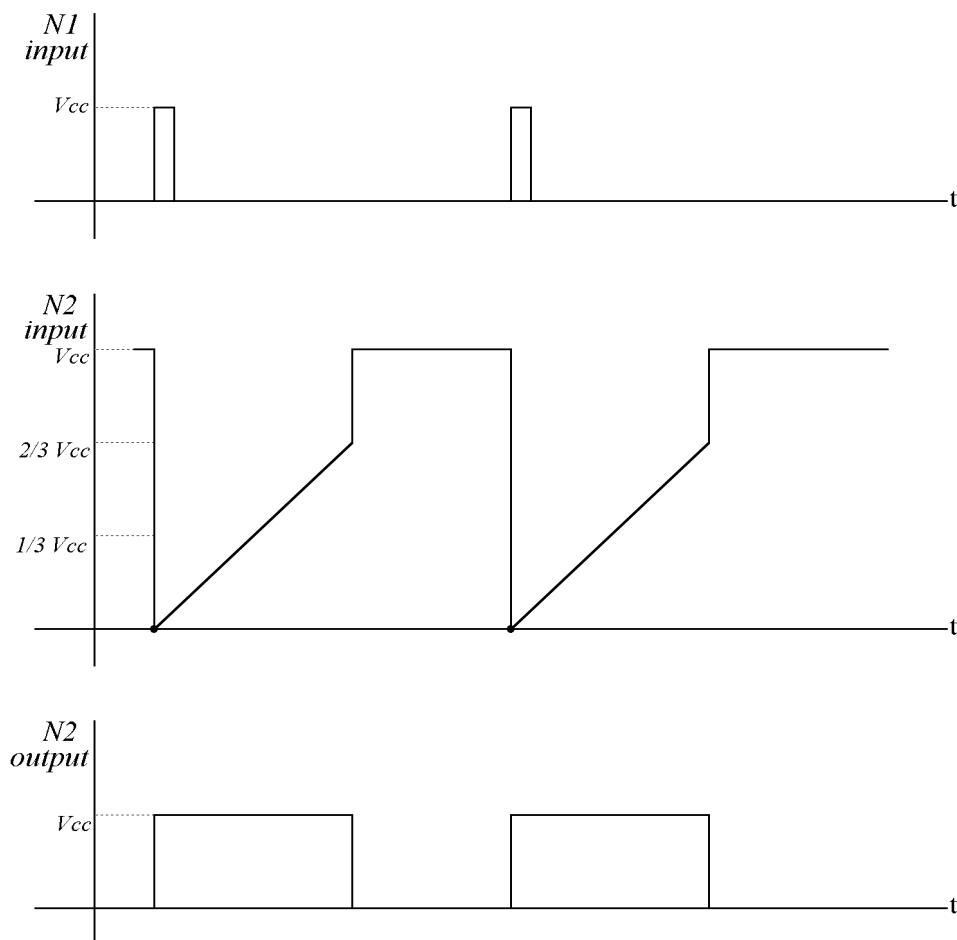
Σχήμα 5.33. Διαγράμματα μεταβολής τάσεων μονοσταθούς πολυδονητή

5.8.4. Μονοσταθής πολυδονητής με πύλες

Αν και τα τρανζίστορ αποτελούν μια εύκολη και φθηνή λύση για την κατασκευή πολυδονητών, τα ολοκληρωμένα κυκλώματα υπερτερούν προσφέροντας πιο εύχρηστες λύσεις. Στο Σχήμα 5.34 βλέπουμε ένα κύκλωμα που παράγει στην έξοδό του παλμούς συγκεκριμένης διάρκειας, χρησιμοποιώντας μόνο δύο πύλες NOR τύπου CMOS και ένα δικτύωμα πυκνωτή-αντίστασης. (Naselsky, 1994; Κοσσίδης, 1996; Δεληγιάννης, 2004)



Σχήμα 5.34. Μονοσταθής πολυδονητής με πύλες



Σχήμα 5.35. Διαγράμματα μεταβολής τάσεων σ' ένα μονοσταθή πολυδονητή με πύλες

Στην κατάσταση ηρεμίας, η έξοδος της πύλης N_2 βρίσκεται σε λογικό «0», ενώ η ίδια κατάσταση επιβάλλεται και στην είσοδο σκανδαλισμού της πύλης N_1 . Η έξοδος της N_1 θα βρίσκεται κάτω από αυτές τις

συνθήκες σε λογικό «1», διατηρώντας τον πυκνωτή C_1 αφόρτιστο και επιβεβαιώνοντας ότι η έξοδος της N_2 θα βρίσκεται σε λογικό «0».

Μόλις ένας θετικός παλμός μικρής διάρκειας φθάσει στην είσοδο σκανδαλισμού της N_1 , η έξοδος της οδηγείται αμέσως σε λογικό «0», αναγκάζοντας τον πυκνωτή να κινηθεί, μέσω της R_1 , το μέγιστο δυνατό ρεύμα. Στις βραχυκυκλωμένες τότε εισόδους της πύλης N_2 θα εμφανισθεί λογικό «0», το οποίο με τη σειρά του, θα προκαλέσει την ανατροπή της κατάσταση της εξόδου της και φυσικά την ανατροφοδότηση της N_1 με λογικό «1».

Η έξοδος της πύλης N_1 , λόγω της ανατροφοδότησης, θα μένει σε λογικό «0» ανεξάρτητα από το αν ο παλμός σκανδαλισμού εξακολουθεί να υφίσταται ή όχι, αφού τροφοδοτείται πλέον με λογικό «1» από τη δεύτερη είσοδό της.

Η κατάσταση αυτή θα υφίσταται για όσο χρονικό διάστημα η τάση στις εισόδους της N_2 είναι μικρότερη από την τάση κατωφλίου λογικού «1», την τάση, δηλαδή, εκείνη που απαιτείται, ώστε να αλλάξει κατάσταση η έξοδος και να γίνει ίση με λογικό «0». Και εδώ ισχύει πως ο χρόνος που θα παραμένει η έξοδος ενεργή θα είναι ίσος με $\sqrt{2} \cdot T$, όπου T η σταθερά χρόνου $R_1 \cdot C_1$.

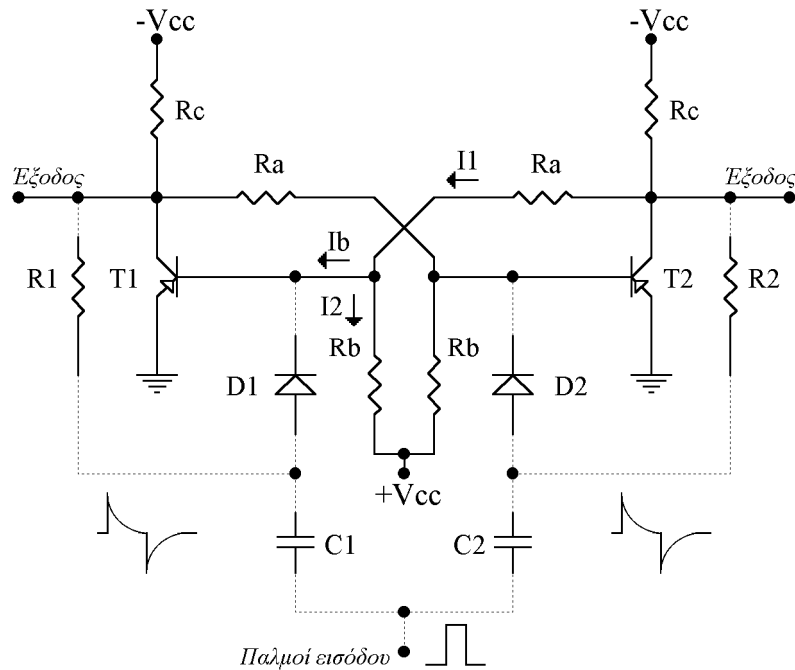
Μόλις παρέλθει το συγκεκριμένο χρονικό διάστημα, η έξοδος της N_2 θα οδηγηθεί σε λογικό «0», αναγκάζοντας και την έξοδο της N_1 να οδηγηθεί, εφόσον δεν υπάρχει παλμός σκανδαλισμού, σε λογικό «1». Ο πυκνωτής τότε, έχοντας ίδιο δυναμικό στα άκρα του, εκφορτίζεται ώστε να είναι έτοιμος για την επόμενη φόρτιση.

Όλα τα παραπάνω παριστάνονται αναλυτικά στο διάγραμμα του Σχήματος 5.35, στο οποίο αποδίδονται οι κυματομορφές στις εισόδους και στις εξόδους των πυλών. Παρατηρήστε ότι σαν τάσεις κατωφλίου για τις πύλες CMOS έχουν οριστεί τάσεις ίσες με το $1/3$ και τα $2/3$ της τάσης τροφοδοσίας τους.

5.8.5. Δισταθής πολυδονητής

Τα $f-f$ χρησιμοποιούνται ευρέως σε ηλεκτρονικά υπολογιστικά συστήματα, όπως σε κυκλώματα καταγραφής (Registers), κυκλώματα ολίσθησης (Shift Registers) κ.λπ. Στο Σχήμα 5.36 δίνεται δισταθής πολυδονητής (πολυδονητής δύο καταστάσεων), (Bistable multivibrator ή $f-f$) κατασκευασμένος με τρανζίστορ τύπου PNP.

Με τις συνεχείς γραμμές παριστάνεται το κύκλωμα του δισταθούς πολυδονητή, ενώ με τις διακεκομμένες γραμμές το κύκλωμα σκανδαλισμού, το οποίο θα εξηγήσουμε παρακάτω. (Κοσσίδης, & Γιαννακόπουλος, 2006)



Σχήμα 5.36. Πολυδονητής δύο καταστάσεων

Υποθέτουμε ότι το κύκλωμα βρίσκεται σε μια τέτοια κατάσταση, ώστε το τρανζίστορ T_1 να βρίσκεται στον κόρο (να είναι δηλαδή πλήρως αγωγίμο), ενώ το T_2 σε κατάσταση αποκοπής. Το κύκλωμα θα παραμείνει στην κατάσταση αυτή, εφόσον δεν επιβληθούν κάποιες εξωτερικές διεγέρσεις, που θα προκαλέσουν τη μεταβολή του. Φυσικά το ίδιο κύκλωμα θα μπορούσε να ηρεμεί, έχοντας το τρανζίστορ T_2 σε κατάσταση αγωγιμότητας και το T_1 σε αποκοπή. Τη μονιμότητα των δύο καταστάσεων την εξασφαλίζει ο τρόπος σύνδεσης των δύο τρανζίστορ μεταξύ τους. Εδώ η σύνδεση γίνεται με τη βοήθεια αντιστάσεων, ενώ, όπως θα δούμε στη συνέχεια, εάν η μία ή και οι δύο αντιστάσεις αντικατασταθούν με πυκνωτές, θα έχουμε μόνο μία ή καμία σταθερή κατάσταση αντίστοιχα.

Όπως φαίνεται από το σχήμα, το κύκλωμα είναι συμμετρικό. Επομένως η μελέτη του κυκλώματος, όταν είναι αγωγίμο το T_1 θα είναι ακριβώς η ίδια με την περίπτωση αγωγιμότητας του T_2 .

Πράγματι όταν άγει το T_1 , η τάση στο συλλέκτη του θα είναι της τάξης των δεκάτων του Volt και αρνητική (V_{ce}) $\alpha\gamma\kappa_1 = -0,5 \text{ V}$. Αντίθετα η τάση στη βάση του T_2 , που θα προκαλεί την αποκοπή του, θα είναι θετική. Την τάση αυτή, όπως θα δούμε παρακάτω, μπορούμε να την υπολογίσουμε.

Η τάση στη βάση του T_1 θα είναι αρνητική της τάξης των δεκάτων του Volt (V_{be}) $\alpha\gamma\kappa_1 = -0,7 \text{ V}$, με ρεύμα βάσης I_b , που μπορεί να υπολογισθεί. Η τάση στον συλλέκτη του T_2 υπολογίζεται και αυτή εύκολα. Στο Σχήμα 5.37 φαίνονται σε ισοδύναμη μορφή τα δύο τμήματα του κυκλώματος του σχήματος 5.36, βάσει των οποίων μπορούν να γίνουν οι παραπάνω υπολογισμοί.

Για το T_1 έχουμε:

$$(V_{ce})\alpha\gamma\kappa_1 = -0,5 \approx 0$$

$$(V_{be})\alpha\pi\omicron\kappa_2 \approx \frac{R_a}{R_a + R_b} \cdot V_{cc} (V_{ce} = 0)$$

$$(V_{ce})\alpha\gamma\kappa_1 = -0,7 \text{ V}$$

Για το T_2 έχουμε:

$$I_b = I_1 - I_2$$

$$I_1 = \frac{V_{cc} - 0,7}{R_a + R_c}$$

$$I_2 = \frac{V_{cc} + 0,7}{R_b}$$

Από αυτό προκύπτει ότι:

$$(V_{ce})\alpha\pi\omicron\kappa_2 = -V_{cc} + R_c \cdot I_1 \approx -V_{cc} + R_c \cdot \frac{V_{cc}}{R_a + R_c} = \frac{-R_a}{R_a + R_c} \cdot V_{cc}$$

Από τους παραπάνω υπολογισμούς φαίνεται ότι η τιμή της R_b πρέπει να είναι $R_b \ll R_a$ για να είναι επαρκώς θετική η τιμή της τάσης αποκοπής στη βάση του T_2 , ώστε να εξασφαλίζεται η σταθερότητα της λειτουργίας του κυκλώματος. Επίσης η V_{ce} του T_1 πολώνει κατάλληλα τη βάση του T_1 , ώστε αυτό να διατηρείται σε αγωγιμότητα. Τέλος για την R_a καλό είναι να είναι να ισχύει $R_a > R_c$, ώστε η (V_{be}) $\alpha\gamma\kappa_1$ να δίνει ακόμη καλύτερη σταθερότητα στο κύκλωμα.

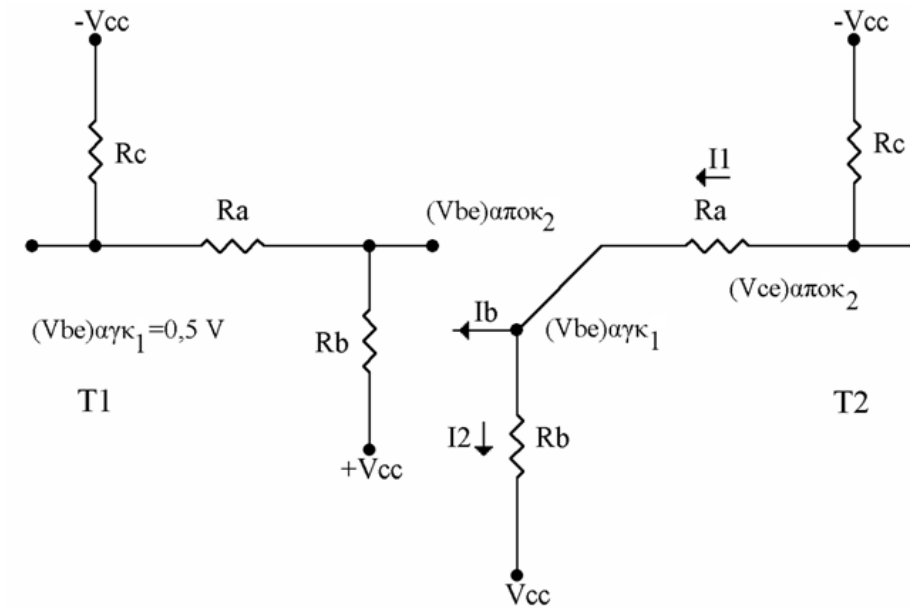
Στη συνέχεια θα εξετάσουμε το κύκλωμα σκανδαλισμού, που αποδίδεται με διακεκομμένες γραμμές στο Σχήμα 5.36.

Το κύκλωμα σκανδαλισμού χρησιμεύει για τη μετάβαση του κυκλώματος από τη μία κατάσταση λειτουργίας (αγωγιμότητα T_1) στην άλλη (αγωγιμότητα T_2). Η παρούσα σχεδίαση αποτελείται από δύο κυκλώματα διαφόρισης που σχηματίζονται από τα ζεύγη R_1C_1 και R_2C_2 . Εάν στην είσοδο του κυκλώματος σκανδαλισμού εφαρμόσουμε μια τετραγωνική τάση, στην έξοδο των κυκλωμάτων διαφόρισης, όπως ήδη γνωρίζουμε, λαμβάνουμε θετικές και αρνητικές τιμές τάσεων υπό μορφή αιχμών (βλέπε κυματομορφές στα άκρα των C_1 και C_2 στο Σχήμα 5.36).

Οι δίοδοι D_1 και D_2 έχουν τοποθετηθεί, έτσι ώστε να επιτρέπουν τη διέλευση μόνο των θετικών αιχμών που δημιουργούνται από τα ζεύγη RC (R_1C_1 ή R_2C_2) και την εφαρμογή τους στη βάση του T_1 ή του T_2 ανάλογα με την τάση με την οποία είναι φορτισμένοι οι πυκνωτές C_1 , C_2 .

Εφόσον συνδεθεί στο κύκλωμα η διάταξη σκανδαλισμού, υποθέτοντας ότι άγει το T_1 , ο C_1 θα φορτιστεί σε μία τιμή τάσης ίση με $-(V_{ce}) \alpha\gamma\kappa_1$ και ο C_2 σε μία τιμή ίση με (V_{ce}) $\alpha\pi\omicron\kappa_2$.

Εφαρμόζοντας τώρα το τετραγωνικό σήμα στην είσοδο, μόνο η θετική ημιπερίοδος αυτού θα μπορούσε να επιδράσει στις βάσεις των τρανζίστορ, λόγω της ύπαρξης των διόδων, και συγκεκριμένα μόνο σε μία από τις δύο βάσεις, αφού ο ένας από τους δύο πυκνωτές έχει τιμή τάσης τέτοια, ώστε να εξουδετερώνει το θετικό παλμό (λαμβάνεται τιμή σήματος εισόδου της τάξης της τάσης αποκοπής του τρανζίστορ).



Σχήμα 5.37. Τμήματα κυκλώματος για τον υπολογισμό των I_b και $(V_{ce})_{\alpha\pi\kappa_2}$.

Κατά συνέπεια, επιδρώντας ο παλμός στη βάση του T_1 , διακόπτει την αγωγιμότητά του, με αποτέλεσμα να αρχίζει να άγει το T_2 . Οι πυκνωτές C_1, C_2 θα πολωθούν τότε αντίστροφα λόγω της αλλαγής της αγωγιμότητας των τρανζίστορ. Συνεχίζοντας την εφαρμογή τετραγωνικών παλμών στην είσοδο, θα έχουμε σαν αποτέλεσμα τη μεταπήδηση από τη μία κατάσταση λειτουργίας στην άλλη. Από τις εξόδους λαμβάνονται πάντοτε αντίθετες τιμές τάσεων, που εξισώνονται με τις λογικές τιμές «1» και «0». (Κοσσίδας, 1996; Wakerly, 2006; Mano, & Ciletti, 2014; Jaeger, & Blalock, 2011; Sedra, & Smith, 2015).

5.9. Ασκήσεις–Ερωτήσεις

- Να σχεδιασθεί και μελετηθεί κύκλωμα πύλης NAND θετικής λογικής με δύο εισόδους, με τρανζίστορ NPN έχοντας γνωστό ότι:

 - Τα τρανζίστορ συνδέονται σε σειρά.
 - Η τάση τροφοδοσίας είναι +12 Volt.
 - Το ρεύμα κόρου $I_b=60\mu A$.
 - Το ρεύμα I_c αποκοπής είναι 1 mA.

Θεωρούνται γνωστές, επίσης, οι χαρακτηριστικές λειτουργίας των τρανζίστορ.
Σημείωση: Συνιστάται στον αναγνώστη να αρχίσει τη μελέτη του κυκλώματος από τον πίνακα αλήθειας της πύλης, χρησιμοποιώντας τιμές τάσεων στη θέση των μεταβλητών.
- Κάνοντας χρήση διόδων και θετικής λογικής, να σχεδιάσετε και να μελετήσετε πύλη AND τριών εισόδων, έχοντας γνωστό ότι η μεγαλύτερη τάση εξόδου για το λογικό «0» είναι 0,1 Volt. Δίνονται επίσης:

 - η πηγή τροφοδοσίας 10 Volt και
 - η χαρακτηριστική της προς χρήση διόδου, όπως την προσδιορίζει ο παρακάτω πίνακας.

V(Volt)	I(mA)
0,1	3
0,2	8
0,3	20
-5	-0,1
-10	-0,18
-15	-0,25

Πίνακας της I-V χαρακτηριστικής της διόδου

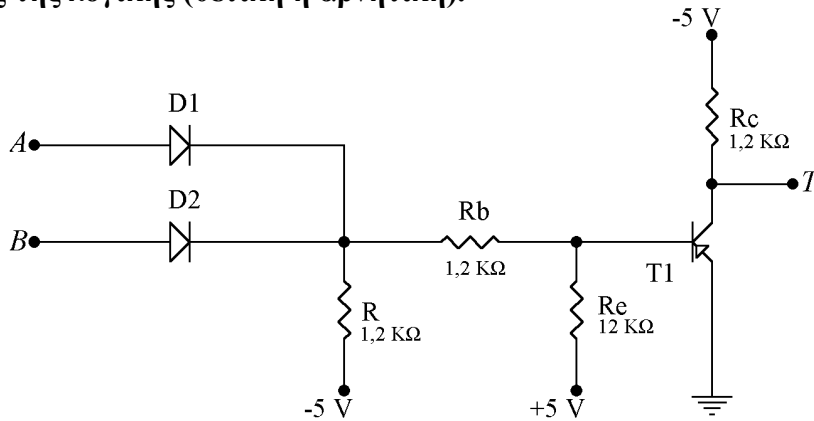
- Να μελετήσετε και να σχεδιάσετε πύλη OR θετικής λογικής με διόδους. Η πύλη λειτουργεί σε χώρο σταθερής θερμοκρασίας 27°C, η δυναμική αντίσταση ορθής φοράς στο σημείο λειτουργίας είναι 25 Ω και το πηλίκο του ρεύματος ορθής φοράς προς το ρεύμα διαρροής της διόδου είναι $I/I_s=10^4$. Δίνονται επίσης η τάση τροφοδοσίας -10 Volt, καθώς και ο γνωστός από την ηλεκτρονική τύπος:

$$I/I_s=e^{(qV_0/KT)} -1 \text{ όπου:}$$

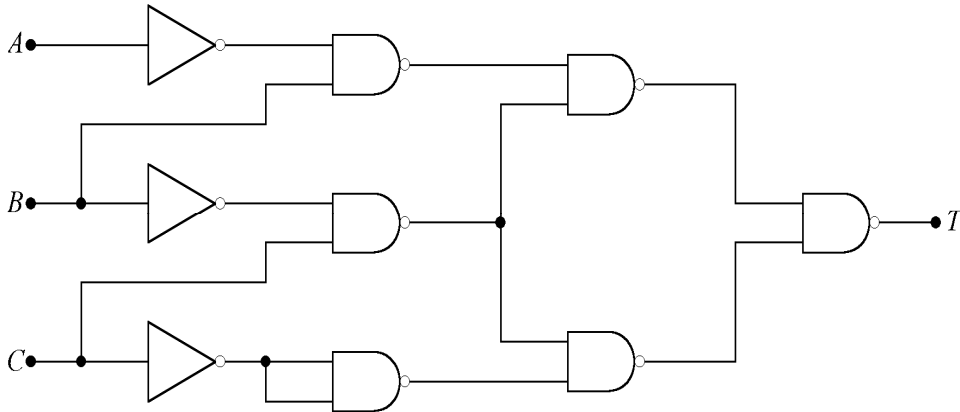
I : ρεύμα ορθής φοράς
 I_s : ρεύμα διαρροής (με ανάστροφη πόλωση)
 q : φορτίο ηλεκτρονίου ($1,6 \times 10^{-19}$ C)
 V_0 : πτώση τάσης στη δίοδο κατά την ορθή πόλωση
 K : σταθερά Boltzman ($1,38 \times 10^{-23}$ Joule/°K)
 T : απόλυτη θερμοκρασία
- Να μελετήσετε κύκλωμα αποτελούμενο από τέσσερις διακόπτες, που ενεργοποιούνται αντίστοιχα από τέσσερις θύρες αυτοκινήτου και από μια ενδεικτική λυχνία. Το κύκλωμα εργάζεται, έτσι ώστε, εάν μία ή περισσότερες από τις τέσσερις θύρες είναι ανοικτές (διακόπτες κλειστοί), να ανάβει η ενδεικτική λυχνία. Κατά τη μελέτη του κυκλώματος να υπολογισθεί η λογική συνάρτηση και να γίνει κάθε δυνατή απλοποίηση. Για τη σχεδίαση του λογικού κυκλώματος να χρησιμοποιηθούν πύλες AND, OR και να γίνει επαλήθευση της λειτουργίας του.
- Για την παρακάτω λογική πύλη, που είναι βασισμένη στη λειτουργία με τρανζίστορ και διόδους, βρείτε:

 - Τον αντίστοιχο πίνακα αλήθειας
 - Το είδος της πύλης που παριστάνει

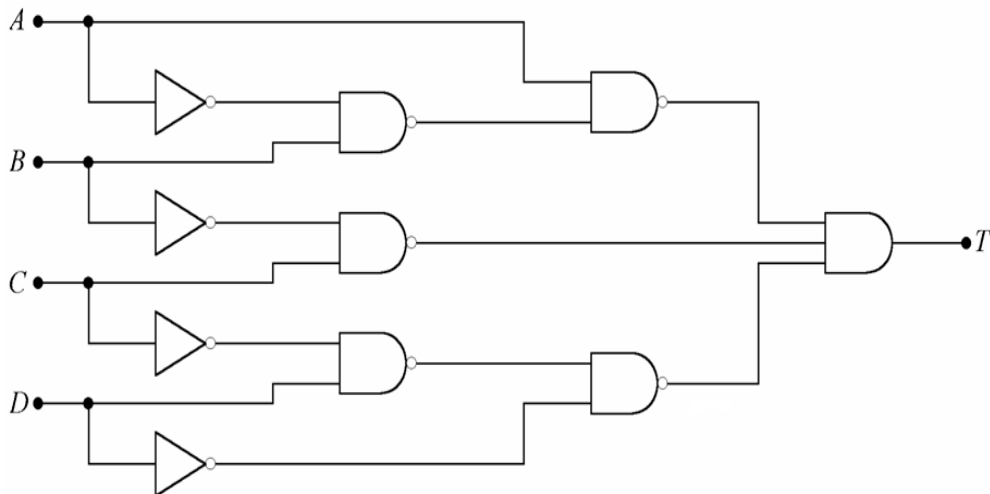
γ) Το είδος της λογικής (θετική ή αρνητική).



6. Να μελετήσετε και να σχεδιάσετε το κύκλωμα σύγκρισης δύο διψήφιων δυαδικών αριθμών X και Y. Το αποτέλεσμα της σύγκρισης να καταγραφεί στις εξόδους του κυκλώματος κατά τρόπο, ώστε να είναι δυνατή η αναγνώριση του =, < ή >.
7. Να δοθεί ο πίνακας αλήθειας, η λογική συνάρτηση και το λογικό κύκλωμα διάταξης η οποία δέχεται σαν είσοδο δύο διψήφιους δυαδικούς αριθμούς A_1A_0 , B_1B_0 και δίνει έξοδο 1 μόνο όταν οι δύο δυαδικοί αριθμοί είναι ίσοι.
8. Να βρεθούν οι λογικές συναρτήσεις και να γίνουν τυχόν απλοποιήσεις για τα παρακάτω λογικά κυκλώματα:

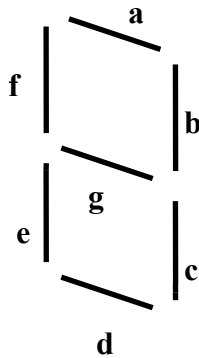


Κύκλωμα 8α



Κύκλωμα 8β

9. Να δώσετε το λογικό κύκλωμα διάταξης τριών εισόδων κατασκευασμένων με πύλες NAND, NOT, ώστε να επαληθεύεται η λογική εξίσωση: $T = A \cdot \overline{B} \cdot C + A \cdot B \cdot \overline{C} + \overline{A} \cdot \overline{B} \cdot \overline{C}$
10. Να σχεδιασθεί λογικό κύκλωμα για την οδήγηση ψηφίου απεικόνισης (LED display), το οποίο αποτελείται από επτά φωτεινά τμήματα, έτσι ώστε να είναι δυνατός ο σχηματισμός ενός από τα ψηφία 0 έως 9. Η μορφή του ψηφίου και τα τμήματα που το αποτελούν φαίνεται στο παρακάτω σχήμα. Σαν παράδειγμα αναφέρουμε ότι για τη δημιουργία του αριθμού 3 πρέπει να ενεργοποιηθούν τα τμήματα a, b, c, d, g, για τη δημιουργία του αριθμού 4 τα τμήματα b, c, f, g κ.ο.κ.



11. Να σχεδιαστεί λογικό κύκλωμα στην είσοδο του οποίου να έχουμε τους δυαδικούς ισοδύναμους των δεκαδικών ψηφίων από 0-9 και στην έξοδο να έχουμε 1, μόνο όταν ο δυαδικός εισόδου ισοδυναμεί με άρτιο δεκαδικό.
12. Να σχεδιαστεί λογικό κύκλωμα με τέσσερις εισόδους και μία έξοδο. Η έξοδος να ισούται με ένα(1) στις παρακάτω περιπτώσεις: α) όταν όλες οι εισόδους είναι 1 β) όταν καμία από τις εισόδους δεν είναι 1 γ) όταν περιττός αριθμός εισόδων ισούται με 1.
13. Να σχεδιαστεί λογικό κύκλωμα στην είσοδο του οποίου θα έχουμε ένα δυαδικό αριθμό τριών δυαδικών ψηφίων και στην έξοδο θα έχουμε σαν αποτέλεσμα το τετράγωνο του αριθμού αυτού.
14. Να σχεδιαστεί λογικό κύκλωμα με τέσσερις γραμμές εισόδου (παριστάνουν ένα δεκαδικό ψηφίο) και τέσσερις γραμμές εξόδου. Στις γραμμές της εξόδου να δίδεται σαν αποτέλεσμα το συμπλήρωμα του αριθμού της εισόδου ως προς 2.
15. Να σχεδιάσετε ένα πλήρη αφαιρέτη με δύο ημιαφαιρέτες και μία πύλη Η.
16. Να αποδείξετε πώς μπορούμε να μετατρέψουμε ένα πλήρη αθροιστή σε πλήρη αφαιρέτη με την προσθήκη κυκλώματος αντιστροφής.
17. Να σχεδιάσετε με πύλες NAND έναν πλήρη αθροιστή χρησιμοποιώντας τις γνωστές συναρτήσεις: $C = xy + xz + yz$ και $S = \overline{C}(x + y + z) + xyz$
18. Να σχεδιαστεί ψηφιακό σύστημα το οποίο να αποτελείται από δύο συνδυαστικά κυκλώματα. Το πρώτο συνδυαστικό κύκλωμα εκτελεί τον πολλαπλασιασμό δύο δυαδικών αριθμών των δύο bits ο καθένας. Το αποτέλεσμα του πολλαπλασιασμού (P4 P3 P2 P1) είναι είσοδος του δευτέρου συνδυαστικού κυκλώματος του οποίου η έξοδος είναι 1 μόνο όταν το αποτέλεσμα του πολλαπλασιασμού είναι 6 ή 9.
19. Να σχεδιαστεί λογικό κύκλωμα με οκτώ εισόδους και μία έξοδο. Η έξοδος να γίνεται 1 μόνο όταν στην είσοδο των οκτώ δυαδικών ψηφίων εμφανίζεται πληροφορία η οποία έχει ακριβώς τρεις διαδοχικές μονάδες.
20. Σε έναν μετατροπέα BCD-σε επτά στοιχεία(seven-segment), γιατί πρέπει να χρησιμοποιηθεί ένας μετατροπέας κωδίκων;
 Α. για να μετατραπεί το 4-bit BCD σε 7-bit κώδικα
 Β. για να μετατραπεί το 4-bit BCD σε 10-bit κώδικα
 Γ. για να μετατραπεί το 4-bit BCD σε κώδικα Gray
 Δ. Δε χρειάζεται καμία μετατροπή

Αναφορές-Βιβλιογραφία

- Δεληγιάννης†, Θ. (2004). *Ηλεκτρονικά Αναλογικά και Ψηφιακά*, Ίδρυμα Ευγενίδου
- Κοσσίδης, Α.Θ. (1996). *Σχεδίαση Ψηφιακών Κυκλωμάτων*, Εκδόσεις Μπένοϋ
- Κοσσίδης, Α.Θ., Γιαννακόπουλος, Π., (2006), *Αριθμητικά Συστήματα και Ψηφιακά Κυκλώματα*, Εκδόσεις Νέων Τεχνολογιών, Αθήνα
- Haykel Ben Jamaa, M., Mohanram, Kartik, De Micheli, Giovanni (2009). *Novel library of logic gates with ambipolar CNTFETs: Opportunities for multi-level logic synthesis*, Proceedings of the Conference on Design, Automation and Test in Europe, DATE '09
- Haykel Ben Jamaa, M. (2011). *Regular Nanofabrics in Emerging Technologies: Design and Fabrication Methods for NanoScale Digital Circuits*, Springer
- Jaeger, R., Blalock, T. (2011). *Microelectronics Circuit Design*, 4/e, Mc Graw Hill
- Katz, R. (2005). *Contemporary Logic Design*, 2/e, Prentice Hall
- Kvatinsky, Shahar, Satat, Guy, Wald, Nimrod (2012). *Logic Design with Memristors*, Israel Institute of Technology, Ανακτήθηκε 10/7/2015 από http://webee.technion.ac.il/people/skva/Memristor%20Projects/Memristor%20final%20report_Guy_Nimrod_Winter2012.pdf
- Mano, M., Ciletti, M. (2014). *Ψηφιακή Σχεδίαση*, 5^η έκδοση, Παπασωτηρίου
- Nashelsky, Louis (1994). *Introduction to Digital Technology*, 4th Ed., Prentice Hall
- Nelson, V., Nagle, H., Carroll, B., Irwin, J. (1995). *Digital Logic Circuit Analysis and Design*, Prentice-Hall
- Sedra, A., Smith, Kenneth. (2015). *Microelectronic Circuits*, 7th edition, Oxford University Press
- Tocci, R. J., Widmer, N. S, and Moss, Gr. L. (2010). *Digital Systems: Principles and Applications*, 11th, Boston, Addison-Wesley
- Wakerly, J. (2006). *Digital Design Principles and Practices*, 4/e, Prentice Hall